

Publication number: 09-101538

Date of publication of application: 15.04.1997

Application number: 07-257366

Date of filing: 04.10.1995

ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

Abstract:

PROBLEM TO BE SOLVED: To provide a device which is uniform in white color tones, is wide in the range of a visual field angle and with which the visual field angle equivalent to the visual field angle of a cathode ray tube is embodied and image quality is improved by forming a liquid crystal layer in such a manner that this layer has the initial orientation directions of liquid crystal molecules in two directions within one pixel.

SOLUTION: The liquid crystal layer LC is so formed as to have the initial orientation directions of the liquid crystal molecules in the two directions within one pixel. The liquid crystal layer LC has positive dielectric constant anisotropy and the angles ϕ_{LC1} , ϕ_{LC2} formed by the initial orientation directions of the liquid crystal molecules in the two directions and an impressed electric field direction are respectively $90^\circ + \alpha$, $90^\circ - \alpha$. The angles ϕ_{P1} , ϕ_{P2} formed by the transmission axes of the polarized light of two sheets of polarizing plates POL1, 2 and the impressed electric field direction are respectively 90° , 0° . The liquid crystal layer LC, otherwise, has negative dielectric constant anisotropy and the angles ϕ_{LC1} , ϕ_{LC2} are respectively $0^\circ + \alpha$, $180^\circ - \alpha$. The angles ϕ_{P1} , ϕ_{P2} are respectively specified to 90° , 0° . Where, the absolute value of α is confined to $\leq 2.5^\circ$.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-101538

(43)公開日 平成9年(1997)4月15日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
1/1337	5 0 5		1/1337	5 0 5
H 0 1 L 29/786			H 0 1 L 29/78	6 1 2 D
21/336				

審査請求 未請求 請求項の数9 OL (全25頁)

(21)出願番号 特願平7-257366

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(22)出願日 平成7年(1995)10月4日

(72)発明者 太田 益幸

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 柳川 和彦

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 小川 和宏

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(74)代理人 弁理士 秋田 収喜

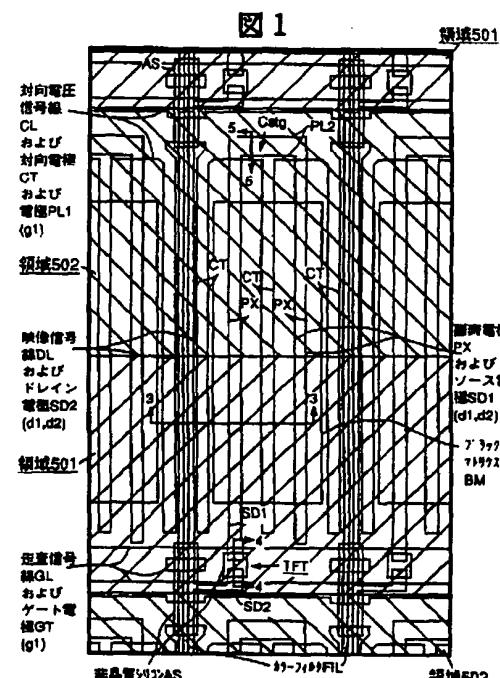
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型液晶表示装置およびその製造方法

(57)【要約】

【課題】 白色色調が均一である視野角の範囲が広く、
ブラウン管並の視野角を実現でき、かつ、画質を向上さ
せることが可能となるアクティブマトリクス型液晶表示
装置を提供する。

【解決手段】 一対の基板と、前記一対の基板間に挟持
される液晶層と、前記一方の基板上にマトリクス状に形
成される複数のアクティブ素子と、前記複数のアクティ
ブ素子にそれぞれ接続される複数の画素電極と、前記一
対の基板のいずれか一方の基板上に形成され、前記画素
電極との間で基板面にはほぼ平行な電界を液晶層に印加す
る複数の対向電極と、前記一対の基板の液晶層を挟持す
る面と反対側の面上に形成される2枚の偏光板とを、少
なくとも有するアクティブマトリクス型液晶表示装置に
おいて、前記液晶層が、1画素内で2方向の液晶分子の
初期配向方向を行ずる。



【特許請求の範囲】

【請求項1】 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にはば平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、前記一対の配向膜に、1画素内で2方向のラビング処理を施すことを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項2】 前記液晶層が、正の誘電率異方性を有し、前記2方向の液晶分子の初期配向方向と印加電界方向とのなす角度 ϕ_{LC1} 、 ϕ_{LC2} が、それぞれ $90^\circ + \alpha$ 、 $90^\circ - \alpha$ であるとともに、前記2枚の偏光板の偏光透過軸と印加電界方向とのなす角度 ϕ_{P1} 、 ϕ_{P2} が、それぞれ 90° 、 0° であることを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項3】 前記液晶層が、負の誘電率異方性を有し、前記2方向の液晶分子の初期配向方向と印加電界方向とのなす角度 ϕ_{LC1} 、 ϕ_{LC2} が、それぞれ $0^\circ + \alpha$ 、 $180^\circ - \alpha$ であるとともに、前記2枚の偏光板の偏光透過軸と印加電界方向とのなす角度 ϕ_{P1} 、 ϕ_{P2} が、それぞれ 90° 、 0° であることを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項4】 前記 α の絶対値が、 2.5° 以下であることを特徴とする請求項2または請求項3に記載されたアクティブマトリクス型液晶表示装置。

【請求項5】 前記2方向の初期配向方向と印加電界方向とのなす角度 ϕ_{LC1} 、 ϕ_{LC2} が、それぞれ 45° 、 135° であるとともに、前記2枚の偏光板の偏光透過軸と印加電界方向とのなす角度 ϕ_{P1} 、 ϕ_{P2} が、それぞれ 90° 、 0° であることを特徴とする請求項1に記載されたアクティブマトリクス型液晶表示装置。

【請求項6】 前記2方向の液晶分子の初期配向方向の境界を、画素内の画素電極もしくは対向電極上に配置することを特徴とする請求項1ないし請求項5のいずれか1項に記載されたアクティブマトリクス型液晶表示装置。

【請求項7】 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にはば平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板上に形成され前記

液晶層と接する一対の配向膜と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、前記一対の配向膜に、1画素内で2方向のラビング処理を施すことを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項8】 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にはば平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板上に形成され前記液晶層と接する一対の配向膜と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、前記一対の配向膜のいずれか一方に、1画素内で2方向のラビング処理を施すことを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項9】 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にはば平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板上に形成され前記液晶層と接する一対の配向膜と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、前記一対の配向膜の1画素内のそれぞれ異なる領域に、2方向の所定の偏光方向を有するレーザー光を照射することにより、前記液晶層に、1画素内で2方向の液晶分子の初期配向方向を付与することを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶表示装置に係わり、特に、横電界方式のアクティブマトリクス型液晶表示装置に適用して有効な技術に関する。

【0002】

【従来の技術】 薄膜トランジスタ(TFT)に代表されるアクティブ素子を用いたアクティブマトリクス型液晶表示装置は薄い、軽量という特徴とプラウン管に匹敵する高画質という点から、OA機器等の表示端末装置として広く普及し始めている。

【0003】 このアクティブマトリクス型液晶表示装置の表示方式には、大別して、次の2通りの表示方式が知られている。

【0004】1つは、2つの透明電極が形成された一対の基板間に液晶層を封入し、2つの透明電極に駆動電圧を印加することにより、基板界面にほぼ直角な方向の電界により液晶層を駆動し、透明電極を透過し液晶層に入射した光を変調して表示する方式（以下、縦電界方式と称する）であり、現在、普及している製品が全てこの方式を採用している。

【0005】しかしながら、前記縦電界方式を採用したアクティブマトリクス型液晶表示装置においては、視角方向を変化させた際の輝度変化が著しく、特に、中間調表示を行った場合、視角方向により階調レベルが反転してしまう等、実用上問題があった。

【0006】また、もう1つは、一対の基板間に液晶層を封入し、同一基板あるいは両基板上に形成された2つの電極に駆動電圧を印加することにより、基板界面にほぼ平行な方向の電界により液晶層を駆動し、2つの電極の隙間から液晶層に入射した光を変調して表示する方式（以下、横電界方式と称する）であるが、この横電界方式を採用したアクティブマトリクス型液晶表示装置は未だ実用化されていない。

【0007】しかしながら、この横電界方式を採用したアクティブマトリクス型液晶表示装置は、広視野角、低負荷容量等の特徴を有しており、この横電界方式は、アクティブマトリクス型液晶表示装置に関して有望な技術である。

【0008】前記横電界方式を採用したアクティブマトリクス型液晶表示装置の特徴に関しては、特許出願公表平5-505217号公報、特公昭63-21907号公報、特開平6-160878号公報を参照されたい。

【0009】

【発明が解決しようとする課題】前記横電界方式を採用したアクティブマトリクス型液晶表示装置では、液晶分子を面内で回転させることにより光を変調し、表示を行っている。

【0010】これにより、前記縦電界方式を採用したアクティブマトリクス型液晶表示装置と比較して、視野角が著しく広いという特徴を有している。

【0011】しかしながら、前記横電界方式を採用したアクティブマトリクス型液晶表示装置においては、ある方向に視野角を傾けた場合に、均一な色調を実現できず、視野角が狭くなり、ブラウン管（CRT）等の自発光表示装置に匹敵する視野角を達成できないという問題点があった。

【0012】即ち、液晶分子が回転したときの、その長軸方向に視野角を傾けると、その他の方位に視野角を傾けた場合よりも液晶分子の複屈折異方性が変化しやすく、その方位で、他の方位より階調が反転しやすくかつ色調が変化しやすい。

【0013】特に、ノーマリブラクモードで白表示をした場合、白色の色調が、その方位で青色にシフトす

る。

【0014】また、それと90°の角度をなす液晶分子の短軸方向では、複屈折異方性は変化しないが、視野角の傾きにしたがって光路長が増加することにより、白色の色調が、その方位で黄色にシフトする。

【0015】その結果、1部の方位において均一な色調を実現できず、視野角が狭くなり、ブラウン管に匹敵する視野角を達成できないという問題点があった。

【0016】本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、横電界方式を採用したアクティブマトリクス型液晶表示装置において、白色色調が均一である視野角の範囲が広く、ブラウン管並の視野角を実現でき、かつ、画質を向上させることが可能となる技術を提供することにある。

【0017】本発明の前記目的並びにその他の目的及び新規な特徴は、本明細書の記載及び添付図面によって明らかにする。

【0018】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

【0019】（1）一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で基板面にほぼ平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置において、前記液晶層が、1画素内で2方向の液晶分子の初期配向方向を有することを特徴とする。

【0020】（2）前記（1）の手段において、前記液晶層が、正の誘電率異方性を有し、前記2方向の液晶分子の初期配向方向と印加電界方向とのなす角度 ϕ_{LC1} 、 ϕ_{LC2} が、それぞれ $90^\circ + \alpha$ 、 $90^\circ - \alpha$ であるとともに、前記2枚の偏光板の偏光透過軸と印加電界方向とのなす角度 ϕ_{P1} 、 ϕ_{P2} が、それぞれ 90° 、 0° であることを特徴とする。

【0021】（3）前記（1）の手段において、前記液晶層が、負の誘電率異方性を有し、前記2方向の液晶分子の初期配向方向と印加電界方向とのなす角度 ϕ_{LC1} 、 ϕ_{LC2} が、それぞれ $0^\circ + \alpha$ 、 $180^\circ - \alpha$ であるとともに、前記2枚の偏光板の偏光透過軸と印加電界方向とのなす角度 ϕ_{P1} 、 ϕ_{P2} が、それぞれ 90° 、 0° であることを特徴とする。

【0022】（4）前記（2）または（3）の手段において、前記 α の絶対値が、 2.5° 以下であることを特徴とする。

【0023】（5）前記（1）の手段において、前記2

方向の初期配向方向と印加電界方向とのなす角度を $\angle C_1$ 、 $\angle C_2$ が、それぞれ 45° 、 135° であるとともに、前記 2 枚の偏光板の偏光透過軸と印加電界方向とのなす角度を $\angle F_1$ 、 $\angle F_2$ が、それぞれ 90° 、 0° であることを特徴とする。

【0024】(6) 前記(1)ないし(5)の手段において、前記 2 方向の液晶分子の初期配向方向の境界を、画素内の画素電極もしくは対向電極上に配置することを特徴とする。

【0025】(7) 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で店板面にほぼ平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板上に形成され前記液晶層と接する一対の配向膜と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される 2 枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、前記一対の配向膜に、1 画素内で 2 方向のラピング処理を施すことを特徴とする。

【0026】(8) 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で店板面にほぼ平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板上に形成され前記液晶層と接する一対の配向膜と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される 2 枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、液晶層にカイラル剤を混入し、前記一対の配向膜のいずれか一方に、1 画素内で 2 方向のラピング処理を施すことを特徴とする。

【0027】(9) 一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上にマトリクス状に形成される複数のアクティブ素子と、前記複数のアクティブ素子にそれぞれ接続される複数の画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極との間で店板面にほぼ平行な電界を液晶層に印加する複数の対向電極と、前記一対の基板上に形成され前記液晶層と接する一対の配向膜と、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される 2 枚の偏光板とを、少なくとも有するアクティブマトリクス型液晶表示装置の製造方法において、前記一対の配向膜の 1 画素内のそれ異なる領域に、2 方向の所定の偏光方向を有するレーザー光を照射することにより、前記液晶層に、1 画素内で 2 方向の液晶分子の初期配向方向を付与することを特徴とする。

【0028】前記手段によれば、横電界方式を採用したアクティブマトリクス型液晶表示装置において、1 画素内に、白表示を行っている液晶分子の角度が、互いに 90° の角度をなす 2 方向存在するようにしたので、互いに色調のシフトを相殺して、白色色調の方位による依存性を大幅に低減することが可能となる。

【0029】例えば、複屈折性ノーマリップラクモード(電圧無印加時に暗、電圧印加時に明)の場合に、2 枚の偏光板の偏光透過軸は直交し(クロスニコル)、それぞれの偏光透過軸と電界によって回転した液晶分子の長軸のなす角が 45° となったとき最大透過率、すなわち白表示を得る。

【0030】その状態で、液晶分子の長軸方向の方位(偏光透過軸から 45° の角度)から白表示を見た場合、複屈折異方性の変化し、白色の色調が、その方位で青色にシフトする。

【0031】また、それと 90° の角度をなす液晶分子の短軸方向(偏光透過軸から -45° の角度)では、複屈折異方性は変化しないが、視野角の傾きにしたがって光路長が増加することにより、白色の色調が、その方位で黄色にシフトする。

【0032】青色と黄色と色度座標で補色の関係にあり、その 2 色を混合させると白色になる。

【0033】したがって、1 画素内に、白表示を行っている液晶分子の角度が、互いに 90° の角度をなす 2 方向存在すれば、互いに色調のシフトを相殺して、白色色調の方位による依存性を大幅に低減することが可能となる。

【0034】また、同様に、階調反転についても、階調反転しにくい液晶分子の短軸方向と、階調反転しやすい液晶分子の長軸方向との特性が平均され、階調反転に弱い方向での非階調反転視野角を拡大することができる。

【0035】それにより、階調の均一性および色調の均一性が全方位で平均化または拡大し、ブラウン管に近い広視野角を実現することが可能である。

【0036】

【発明の実施の形態】以下、図面を参照して本発明の発明の実施の形態を詳細に説明する。

【0037】なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0038】【発明の実施の形態 1】まず始めに、本発明の実施の形態で構成した横電界方式のアクティブ・マトリクス方式カラーライズ表示装置の概略を説明する。

【0039】《マトリクス部(画素部)の平面構成》図 1 は、本発明の一発明の実施の形態(発明の実施の形態 1)であるアクティブマトリクス方式のカラーライズ表示装置の一画素とその周辺を示す平面図である。

【0040】図 1 に示すように、各画素は隣接する 2 本の走査信号線(ゲート信号線または水平信号線)(G

し) と、隣接する2本の映像信号線(ドレイン信号線または垂直信号線)(D.L.)との交差領域内(4本の信号線で開まれた領域内)に配置されている。

【0041】各画素は、薄膜トランジスタ(TFT)、蓄積容量(Cstg)、画素電極(PX)、対向電極(CT)および対向電圧信号線(コモン信号線)(CL)とを含んでいる。

【0042】ここで、走査信号線(GL)、対向電圧信号線(CL)は、図1においては左右方向に延在し、上下方向に複数本配置されている。

【0043】また、映像信号線(DL)は、上下方向に延在し、左右方向に複数本配置されている。

【0044】また、画素電極(PX)は、薄膜トランジスタ(TFT)のソース電極(SD1)と接続され、さらに、対向電極(CT)は、対向電圧信号線(CL)と一体に構成されている。

【0045】画素電極(PX)と対向電極(CT)とは互いに対向し、各画素電極(PX)と対向電極(CT)との間の電界により液晶層(LC)の光学的な状態を制御し、表示を制御する。

【0046】画素電極(PX)と対向電極(CT)とは歯歯状に構成され、それぞれ、図1においては上下方向に長細い電極となっている。

【0047】本発明の実施の形態では、画素電極(PX)は下開きのコの字型、対向電極(CT)は対向電圧信号線(CL)から下方方向に突起した歯歯形の形状をしており、画素電極(PX)と対向電極(CT)の間の領域は1画素内で1分割されている。

【0048】《表示マトリクス部(画素部)の断面構成》図2は、図1に示す3-3切断線における断面を示す断面図、図3は、図1に示す4-4切断線における薄膜トランジスタ(TFT)の断面を示す断面図、図4は、図1に示す5-5切断線における蓄積容量(Cstg)の断面を示す断面図である。

【0049】図2~図4に示すように、液晶層(LC)を基準にして下部透明ガラス基板(SUB1)側には、薄膜トランジスタ(TFT)、蓄積容量(Cstg)および電極群が形成され、上部透明ガラス基板(SUB2)側には、カラーフィルタ(FIL)、遮光用ブラックマトリクスピターン(BM)が形成されている。

【0050】また、透明ガラス基板(SUB1、SUB2)のそれぞれの内側(液晶層(LC)側)の表面には、液晶の初期配向を制御する配向膜(OR11、OR12)が設けられており、透明ガラス基板(SUB1、SUB2)のそれぞれの外側の表面には、それぞれ偏光板(POL1、POL2)が設けられている。

【0051】以下、より詳細な構成について説明する。

【0052】《TFT基板》まず、下部透明ガラス基板(SUB1)側(TFT基板)の構成を詳しく説明する。

【0053】《薄膜トランジスタ(TFT)》薄膜トランジスタ(TFT)は、ゲート電極(GT)に正のバイアスを印加すると、ソース-ドレイン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗は大きくなるように動作する。

【0054】薄膜トランジスタ(TFT)は、図3に示すように、ゲート電極(GT)、ゲート絶縁膜(GI)、i型(真性、intrinsic、導電型決定不純物がドープされていない)非晶質シリコン(Si)からなるi型半導体層(AS)、一对のソース電極(SD1)、ドレイン電極(SD2)を有す。

【0055】なお、ソース電極(SD1)、ドレイン電極(SD2)は本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作中反転するので、ソース電極(SD1)、ドレイン電極(SD2)は動作中入れ替わると理解されたい。

【0056】しかし、以下の説明では、便宜上一方をソース電極(SD1)、他方をドレイン電極(SD2)と固定して表現する。

【0057】なお、本発明の実施の形態では、薄膜トランジスタ(TFT)として、非晶質(アモルファス)シリコン薄膜トランジスタ素子を用いたが、これに限定されず、ポリシリコン薄膜トランジスタ素子、シリコンウェハ上のMOS型トランジスタ、有機TFT、または、MIM(Metal-Insulator-Metal)ダイオード等の2端子素子(厳密にはアクティブ素子ではないが、本発明ではアクティブ素子とする)を用いることも可能である。

【0058】《ゲート電極(GT)》ゲート電極(GT)は、走査信号線(GL)と連続して形成されており、走査信号線(GL)の一部の領域がゲート電極(GT)となるように構成されている。

【0059】ゲート電極(GT)は、薄膜トランジスタ(TFT)の能動領域を超える部分であり、i型半導体層(AS)を完全に覆う(下方からみて)ように、それより大き目に形成されている。

【0060】これにより、ゲート電極(GT)の役割のほかに、i型半導体層(AS)に外光やバックライト光が当たらないように工夫されている。

【0061】本発明の実施の形態では、ゲート電極(GT)は、単層の導電膜(g1)で形成されており、導電膜(g1)としては、例えば、スパッタリングで形成されたアルミニウム(A1)系の導電膜が用いられ、その上にはアルミニウム(A1)の陽極酸化膜(AOF)が設けられている。

【0062】《走査信号線(GL)》走査信号線(GL)は、導電膜(g1)で構成されており、この走査信号線(GL)の導電膜(g1)は、ゲート電極(GT)の導電膜(g1)と同一製造工程で形成され、かつ一体に構成されている。

【0063】この走査信号線 (GL) により、外部回路からゲート電圧 (VG) をゲート電極 (GT) に供給する。

【0064】また、走査信号線 (GL) 上にもアルミニウム (Al) の陽極酸化膜 (AOF) が設けられている。

【0065】なお、映像信号線 (DL) と交差する部分は、映像信号線 (DL) との短絡の確率を小さくするため細くし、また、短絡しても、レーザートリミングで切り離すことができるよう二股にされている。

【0066】《対向電極 (CT)》対向電極 (CT) は、ゲート電極 (GT) および走査信号線 (GL) と同層の導電膜 (g1) で構成されている。

【0067】また、対向電極 (CT) 上にもアルミニウム (Al) の陽極酸化膜 (AOF) が設けられている。

【0068】対向電極 (CT) には、対向電圧 (Vcom) が印加されるように構成されている。

【0069】本発明の実施の形態では、対向電圧 (Vcom) は、映像信号線 (DL) に印加される最小レベルの駆動電圧 (Vdm in) と最大レベルの駆動電圧 (Vdmax) との中间電圧位から、薄膜トランジスタ素子 (TFT) をオフ状態にするときに発生するフィードスルー電圧 ($\Delta V_{s\,f}$) だけ低い電位に設定されるが、映像信号駆動回路で使用される集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すれば良い。

【0070】《対向電圧信号線 (CL)》対向電圧信号線 (CL) は、導電膜 (g1) で構成されている。

【0071】この対向電圧信号線 (CL) の導電膜 (g1) は、ゲート電極 (GT) 、走査信号線 (GL) および対向電極 (CT) の導電膜 (g1) と同一製造工程で形成され、かつ対向電極 (CT) と一緒に構成されている。

【0072】この対向電圧信号線 (CL) により、外部回路から対向電圧 (Vcom) を対向電極 (CT) に供給する。

【0073】また、対向電圧信号線 (CL) 上にもアルミニウム (Al) の陽極酸化膜 (AOF) が設けられている。

【0074】また、対向電極 (CT) および対向電圧信号線 (CL) は、上部透明ガラス基板 (SUB2) (カラーフィルタ基板) 側に形成してもよい。

【0075】《絶縁膜 (GI)》絶縁膜 (GI) は、薄膜トランジスタ (TFT) において、ゲート電極 (GT) と共に半導体層 (AS) に境界を与えるためのゲート絶縁膜として使用される。

【0076】絶縁膜 (GI) は、ゲート電極 (GT) および走査信号線 (GL) の上層に形成されており、絶縁膜 (GI) としては、例えば、プラズマCVDで形成された窓型シリコン膜が選ばれ、1200~2700オングストロームの厚さに 本発明の実施の形態では、24

00オングストローム程度) 形成される。

【0077】ゲート絶縁膜 (GI) は、表示マトリクス部 (AR) の全体を囲むように形成され、周辺部は外部接続端子 (DTM, GTM) が露出されるように除去されている。

【0078】絶縁膜 (GI) は、走査信号線 (GL) および対向電圧信号線 (CL) と、映像信号線 (DL) との電気的絶縁にも寄与している。

【0079】《i型半導体層 (AS)》i型半導体層 (AS) は、非晶質シリコンで、200~2200オングストロームの厚さに (本発明の実施の形態では、200オングストローム程度の膜厚) 形成される。

【0080】層 (d0) は、オーミックコントакト用のリン (P) をドープしたN (+) 型非晶質シリコン半導体層であり、下側に i型半導体層 (AS) が存在し、上側に導電膜 (d1, d2) が存在するところのみに残されている。

【0081】i型半導体層 (AS) は、走査信号線 (GL) および対向電圧信号線 (CL) と映像信号線 (DL) との交差部 (クロスオーバ部) の両者間にも設けられている。

【0082】この交差部の i型半導体層 (AS) は、交差部における走査信号線 (GL) および対向電圧信号線 (CL) と映像信号線 (DL) との短絡を低減する。

【0083】《ソース電極 (SD1)、ドレイン電極 (SD2)》ソース電極 (SD1)、ドレイン電極 (SD2) のそれぞれは、N (+) 型半導体層 (d0) に接触する導電膜 (d1) とその上に形成された導電膜 (d2) とから構成されている。

【0084】導電膜 (d1) は、スパッタリングで形成したクロム (Cr) 膜を用い、500~1000オングストロームの厚さに (本発明の実施の形態では、600オングストローム程度) 形成される。

【0085】クロム (Cr) 膜は、膜厚を厚く形成するとストレスが大きくなるので、2000オングストローム程度の膜厚を越えない範囲で形成する。

【0086】クロム (Cr) 膜は、N (+) 型半導体層 (d0) との接着性を良好にし、アルミニウム (Al) 系の導電膜 (d2) におけるアルミニウム (Al) がN (+) 型半導体層 (d0) に拡散することを防止する (いわゆるバリア層) の目的で使用される。

【0087】導電膜 (d1) として、クロム (Cr) 膜の他に、高融点金属 (モリブデン (Mo) 、チタン (Ti) 、タンタル (Ta) 、タンクスチタン (W)) 膜、高融点金属シリサイド (MoSi2, TiSi2, TaSi2, WSi2) 膜を用いてもよい。

【0088】導電膜 (d2) としては、アルミニウム (Al) 系の導電膜をスパッタリングで3000~5000オングストロームの厚さに (本発明の実施の形態では、4000オングストローム程度) 形成する。

【0089】アルミニウム (Al) 系の導電膜は、クロム (Cr) 膜に比べてストレスが小さく、厚い膜厚に形成する事が可能で、ソース電極 (SD1)、ドレイン電極 (SD2) および映像信号線 (DL) の抵抗値を低減したり、ゲート電極 (GT) や i 型半導体層 (AS) に起因する段差乗り越えを確実にする (ステップカバーレジ) を良くする。働きがある。

【0090】また、導電膜 (d1)、導電膜 (d2) を同じマスクパターンでパターニングした後、同じマスクを用いて、あるいは、導電膜 (d1)、導電膜 (d2) をマスクとして、N (+) 型半導体層 (d0) が除去される。

【0091】つまり、i 型半導体層 (AS) 上に残っていた N (+) 型半導体層 (d0) は導電膜 (d1)、導電膜 (d2) 以外の部分がセルフアラインで除去される。

【0092】このとき、N (+) 型半導体層 (d0) はその厚さ分は全て除去されるようエッチングされるので、i 型半導体層 (AS) も若干その表面部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

【0093】《映像信号線 (DL)》映像信号線 (DL) は、ソース電極 (SD1)、ドレイン電極 (SD2) と、同じく、導電膜 (d1) と、その上に形成された導電膜 (d2) とで構成されている。

【0094】また、映像信号線 (DL) は、ソース電極 (SD1)、ドレイン電極 (SD2) と同層に形成され、さらに、像信号線 (DL) は、ドレイン電極 (SD2) と一体に構成されている。

【0095】《画素電極 (PX)》画素電極 (PX) は、ソース電極 (SD1)、ドレイン電極 (SD2) と、同じく、導電膜 (d1) と、その上に形成された導電膜 (d2) とで構成されている。

【0096】また、画素電極 (PX) は、ソース電極 (SD1)、ドレイン電極 (SD2) と同層に形成され、さらに、画素電極 (PX) は、ソース電極 (SD1) と一体に構成されている。

【0097】《蓄積容量 (Cstg)》画素電極 (PX) は、薄膜トランジスタ (TFT) と接続される端部と反対側の端部において、対向電圧信号線 (CL) と重なるように構成されている。

【0098】この重ね合わせは、図4からも明らかのように、画素電極 (PX) を一方の電極 (PL2) とし、対向電圧信号 (CL) を他方の電極 (PL1) とする蓄積容量 (静電容量素子) (Cstg) を構成する。

【0099】この蓄積容量 (Cstg) の誘電体膜は、薄膜トランジスタ (TFT) のゲート絶縁膜として使用される絶縁膜 (GI) および陽極酸化膜 (AOF) で構成されている。

【0100】図1に示すように平面的には蓄積容量 (C

stg) は、対向電圧信号線 (CL) の導電膜 (g1) の幅を広げた部分に形成されている。

【0101】《保護膜 (PSV)》薄膜トランジスタ (TFT) 上には、保護膜 (PSV) が設けられている。

【0102】保護膜 (PSV) は、主に薄膜トランジスタ (TFT) を湿気等から保護するために設けられており、透明性が高く、しかも、耐湿性の良いものを使用する。

【0103】保護膜 (PSV) は、例えば、プラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1 μm程度の膜厚に形成する。

【0104】保護膜 (PSV) は、表示マトリクス部 (AR) の全体を囲むように形成され、周辺部は外部接続端子 (DTM, GTM) を露出されるように除去されている。

【0105】保護膜 (PSV) とゲート絶縁膜 (GI) の厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダクタンス (gm) を考え薄くされる。

【0106】従って、保護効果の高い保護膜 (PSV) は、周辺部もできるだけ広い範囲に亘って保護するようゲート絶縁膜 (GI) よりも大きく形成されている。

【0107】《カラーフィルタ基板》次に、図1、図2に戻り、上部透明ガラス基板 (SUB2) 側 (カラーフィルタ基板) の構成を詳しく説明する。

【0108】《遮光膜 (BM)》上部透明ガラス基板 (SUB2) 側には、不要な間隙部 (画素電極 (PX) と対向電極 (CT) の間以外の隙間) からの透過光が表示面側に出射して、コントラスト比等を低下させないように遮光膜 (BM) (いわゆるブラックマトリクス) が形成される。

【0109】遮光膜 (BM) は、外部光またはバックライト光が i 型半導体層 (AS) に入射しないようにする役割も果たしている。

【0110】すなわち、薄膜トランジスタ (TFT) の i 型半導体層 (AS) は上下にある遮光膜 (BM) および大きなゲート電極 (GT) によってサンドイッチにされ、外部の自然光やバックライト光が当たらなくなる。

【0111】図1に示す遮光膜 (BM) の閉じた多角形の輪郭線は、その内側が遮光膜 (BM) が形成されない開口を示している。

【0112】図1に示す上下方向の境界線は上下基板の合わせ精度によって決まり、合わせ精度が映像信号線 (DL) に隣接する対向電極 (CT) の電極幅よりも良い場合には、対向電極の幅の間に設定すれば、より開口部を拡大することができる。

【0113】遮光膜 (BM) は、光に対する遮蔽性を有し、かつ、画素電極 (PX) と対向電極 (CT) の間の

境界に影響を与えないように絶縁性の高い膜で形成されており、本発明の実施の形態では、黒色の顔料をレジスト材に混入し、1.2 μm 程度の厚さに形成している。

【0114】遮光膜(BM)は、各画素の周囲に格子状に形成され、この格子で1画素の有効表示領域が仕切られている。

【0115】従って、各画素の輪郭が遮光膜(BM)によってはっきりとする。

【0116】つまり、遮光膜(BM)は、ブラックマトリクスとT型半導体層(AS)に対する遮光との2つの機能をもつ。

【0117】遮光膜(BM)は、周辺部にも額縁状に形成され、そのパターンは、ドット状に複数の開口を設けた図1に示すマトリクス部のパターンと連続して形成されている。

【0118】周辺部の遮光膜(BM)は、シール部(SL)の外側に延長され、パソコン等の実装機に起因する反射光等の漏れ光が表示マトリクス部に入り込むのを防いでいる。

【0119】他方、この遮光膜(BM)は上部透明ガラス基板(SUB2)の縁よりも約0.3~1.0mm程度内側に留められ、上部透明ガラス基板(SUB2)の切削領域を避けて形成されている。

【0120】《カラーフィルタ(FIL)》カラーフィルタ(FIL)は、画素に対応する位置に赤、緑、青の繰り返しでストライプ状に形成され、また、カラーフィルタ(FIL)は、遮光膜(BM)のエッジ部分と重なるように形成されている。

【0121】カラーフィルタ(FIL)は、次のようにして形成することができる。

【0122】まず、上部透明ガラス基板(SUB2)の表面にアクリル系樹脂等の染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。

【0123】この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタ(R)を形成する。

【0124】つぎに、同様な工程を施すことによって、緑色フィルタ(G)、青色フィルタ(B)を順次形成する。

【0125】《オーバーコート膜(OC)》オーバーコート膜(OC)は、カラーフィルタ(FIL)から染料が液晶層(LC)へ漏洩するのを防止し、および、カラーフィルタ(FIL)、遮光膜(BM)による段差を平坦化するために設けられている。

【0126】オーバーコート膜(OC)はたとえばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

【0127】《表示マトリクス部(AR)周辺の構成》図5は、上下の透明ガラス基板(SUB1、SUB2)を含む表示パネル(PNL)の表示マトリクス(AR)

部周辺の要部平面を示す図である。

【0128】また、図6は、左側に走査回路が接続されるべき外部接続端子(GTM)付近の断面を、右側に外部接続端子がないところのシール部付近の断面を示す図である。

【0129】このパネルの製造では、小さいサイズであれば、スループット向上のため1枚のガラス基板で複数個分のデバイスを同時に加工してから分割し、また、大きいサイズであれば、製造設備の共用のためどの品種でも標準化された大きさのガラス基板を加工してから、各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。

【0130】図5、図6は後者の例を示すもので、図5、図6の両図とも上下透明ガラス基板(SUB1、SUB2)の切断後を表しており、図5に示すLNは両基板の切断前の縁を示す。

【0131】いずれの場合も、完成状態では外部接続端子群(Tg、Td)および端子(CTM)(添字略)が存在する(図で上辺と左辺の部分は、それらが露出されるように上部透明ガラス基板(SUB2)の大きさが下部透明ガラス基板(SUB1)よりも内側に制限されている)。

【0132】端子群(Tg、Td)は、それぞれ後述する走査回路接続用端子(GTM)、映像信号回路接続用端子(DTM)とそれらの引出配線部を集積回路チップ(CHI)が搭載されたテープキャリアパッケージ(TCP)(図16、図17)の単位に複数本まとめて名付けたものである。

【0133】各群の表示マトリクス部から外部接続端子部に至るまでの引出配線は、両端に近づくにつれ傾斜している。

【0134】これは、パッケージ(TCP)の配列ピッチ及び各パッケージ(TCP)における接続端子ピッチに表示パネル(PNL)の端子(DTM、GTM)を合わせるためである。

【0135】また、対向電極端子(CTM)は、対向電極(CT)に対向電圧(Vcom)を外部回路から与えるための端子である。

【0136】表示マトリクス部の対向電圧信号線(CL)は、走査回路用端子(GTM)の反対側(図では右側)に引き出し、各対向電圧信号線(CL)を共通バスライン(CB)(対向電極接続信号線)で一纏めにして、対向電極端子(CTM)に接続している。

【0137】透明ガラス基板(SUB1、SUB2)の間にはその縁に沿って、液晶封入口(INJ)を除き、液晶層(LC)を封止するようにシールパターン(SL)が設けられる。

【0138】シールパターン(SL)は、例えば、エポキシ樹脂から形成される。

【0139】配向膜(OR11、OR12)の層は、シ

ールパターン (SL) の内側に形成され、また、偏光板 (POL 1, POL 2) は、それぞれ下部透明ガラス基板 (SUB 1)、上部透明ガラス基板 (SUB 2) の外側の表面に形成されている。

【0140】液晶層 (LC) は、液晶分子の向きを設定する下部配向膜 (OR I 1) と上部配向膜 (OR I 2) との間でシールパターン (SL) で仕切られた領域に封入される。

【0141】下部配向膜 (OR I 1) は、下部透明ガラス基板 (SUB 1) 側の保護膜 (PSV) の上部に形成される。

【0142】本発明の実施の形態の液晶表示装置では、下部透明ガラス基板 (SUB 1)、上部透明ガラス基板 (SUB 2) を別個に種々の層を積み重ねて形成した後、シールパターン (SL) を上部透明ガラス基板 (SUB 2) 側に形成し、下部透明ガラス基板 (SUB 1) と上部透明ガラス基板 (SUB 2) とを重ね合わせ、シールパターン (SL) の開口部 (INJ) から液晶 (LC) を注入し、注入口 (INJ) をエポキシ樹脂などで封止し、上下基板を切断することによって組み立てられる。

【0143】《ゲート端子 (GTM) 部》図7は、表示マトリクス部 (AR) の走査信号線 (GL) からその外部接続端子であるゲート端子 (GTM) までの接続構造を示す図であり、図7 (A) は、平面図であり、図7 (B) は、図7 (A) に示すB-B切断線における断面図である。

【0144】なお、図7は、図5における下方付近に対応し、斜め配線の部分は便宜状一直線状で表した。

【0145】図7において、AOはホトレジスト直接描画の境界線、言い換えれば選択的陽極酸化のホトレジストパターンである。

【0146】従って、このホトレジストは陽極酸化後除去され、図7に示すパターン (AO) は完成品としては残らないが、ゲート配線 (GL) には断面図に示すように酸化膜 (AO1) が選択的に形成されるのでその軌跡が残ることになる。

【0147】図7 (A) の平面図において、ホトレジストの境界線 (AO) を基準にして左側はレジストで覆い陽極酸化をしない領域、右側はレジストから露出され陽極酸化される領域である。

【0148】陽極酸化されたアルミニウム (AL) 系の導電膜 (g1) は、表面にアルミニウム酸化膜 (AL2O3) が形成され下方の導電部は体積が減少する。

【0149】勿論、陽極酸化はその導電部が残るよう適切な時間、電圧などを設定して行われる。

【0150】図7において、アルミニウム (AL) 系の導電膜 (g1) は、判り易くするためハッチを施してあるが、陽極酸化されない領域は櫛状にパターニングされている。

【0151】これは、アルミニウム (AL) 系の導電膜の幅が広いと表面にホイスカが発生するので、1本1本の幅は狭くし、それらを複数本並列に束ねた構成することにより、ホイスカの発生を防ぎつつ、断線の確率や導電率の犠牲を最低限に押さえる狙いである。

【0152】ゲート端子 (GTM) は、アルミニウム (AL) 系の導電膜 (g1) と、更にその表面を保護するかつ、TCP (Tape Carrier Package) との接続の信頼性を向上させるための透明導電膜 (g2) とで形成されている。

【0153】この透明導電膜 (g2) は、スパッタリングで形成された透明導電膜 (Indium-Tin-Oxide ITO: ネサ膜) からなり、1000~2000オングストロームの厚さに (本発明の実施の形態では、1400オングストローム程度の膜厚) 形成される。

【0154】また、アルミニウム (AL) 系の導電膜 (g1) 上、および、その側面部に形成された導電膜 (d1) は、導電膜 (g1) と透明導電膜 (g2) との接続不良を補うために、導電膜 (g1) と透明導電膜 (g2) との両方に接続性の良いクロム (Cr) 層 (d1) を接続し、接続抵抗の低減を図るためのものであり、導電膜 (d2) は導電膜 (d1) と同一マスクで形成しているために残っているものである。

【0155】図7 (A) の平面図において、ゲート絶縁膜 (G1) は、その境界線 (AO) よりも右側に、保護膜 (PSV) は、その境界線 (AO) よりも左側に形成されており、左端に位置する端子部 (GTM) はそれから露出し外部回路との電気的接触ができるようになっている。

【0156】図7では、ゲート線 (GL) とゲート端子の一つの対のみが示されているが、実際はこのような対が上下に複数本並べられて、図5に示す端子群 (Tg) が構成され、ゲート端子の左端は、製造過程では、下部透明ガラス基板 (SUB 1) の切断領域を越えて延長され配線 (SHg) (図示せず) によって短絡される。

【0157】製造過程におけるこのような短絡線 (SHg) は、陽極化成時の給電と、配向膜 (OR I 1) のラビング時等の静電破壊防止に役立つ。

【0158】《ドレン端子 (DTM) 部》図8は、表示マトリクス部 (AR) の映像信号線 (DL) からその外部接続端子であるドレン端子 (DTM) までの接続を示す図であり、図8 (A) はその平面図であり、図8 (B) は、図8 (A) に示すB-B切断線における断面図である。

【0159】なお、図8は、図5における右上付近に対応し、図面の向きは便宜上変えてあるが右端方向が下部透明ガラス基板 (SUB 1) の上端部に該当する。

【0160】図8において、TSTDは検査端子であり、ここには外部回路は接続されないが、プローブ針等

を接触できるよう配線部より幅が広げられている。

【0161】同様に、ドレイン端子（DTM）も外部回路との接続ができるよう配線部より幅が広げられている。

【0162】ドレイン端子（DTM）は複数本上下方向に並べられ、図5に示す端子群（Td）（添字省略）を構成し、さらに、ドレイン端子（DTM）は、下部透明ガラス基板（SUB1）の切断線を越えて延長され、製造過程中は静電破壊防止のためその全てが互いに配線（SHd）（図示せず）によって短絡される。

【0163】横糸端子（TSTD）は、図8に示すように一本置きの映像信号線（DL）に設けられる。

【0164】ドレイン接続端子（DTM）は、透明導電膜（g2）の単層で形成されており、ゲート絶縁膜（G1）を除去した部分で映像信号線（DL）と接続されている。

【0165】ゲート絶縁膜（G1）の端部上に形成された半導体層（AS）は、ゲート絶縁膜（G1）の縁をテープ状にエッチングするためのものである。

【0166】ドレイン接続端子（DTM）上では、外部回路との接続を行うため保護膜（PSV）は勿論のこと取り除かれている。

【0167】表示マトリクス部（AR）からドレイン端子部（DTM）までの引出配線は、映像信号線（DL）と同じレベルの導電膜（d1、d2）が、保護膜（PSV）の途中まで構成されており、保護膜（PSV）の中で透明導電膜（g2）と接続されている。

【0168】これは、電触し易いアルミニウム（Al）系の導電膜（d2）を保護膜（PSV）やシールルーパー（SL）でできるだけ保護する狙いである。

【0169】《対向電極端子（CTM）》図9は、対向電圧信号線（CL）からその外部接続端子である対向電極端子（CTM）までの接続を示す図であり、図9（A）は、その平面図であり、図9（B）は、図9（A）に示す13-13切断線における断面図である。

【0170】なお、図9は、図5における左上付近に対応する。

【0171】各対向電圧信号線（CL）は、共通バスライン（CB）で纏めして対向電極端子（CTM）に引き出されている。

【0172】共通バスライン（CB）は、導電膜（g1）の上に導電膜（d1）、導電膜（d2）を積層した構造となっている。

【0173】これは、共通バスライン（CB）の抵抗を低減し、対向電圧が外部回路から各対向電圧信号線（CL）に十分に供給されるようにするためである。

【0174】この構造によれば、特に新たに導電膜を付加することなく、共通バスライン（CB）の抵抗を下げるのが特徴である。

【0175】共通バスライン（CB）の導電膜（g1）

は、導電膜（d1）、導電膜（d2）と電気的に接続されるように、陽極参加はされておらず、また、ゲート絶縁膜（G1）からも露出している。

【0176】対向電極端子（CTM）は、導電膜（g1）の上に透明導電膜（g2）が積層された構造になっている。

【0177】このように、その表面を保護し、また、電食等を防ぐために耐久性のよい透明導電膜（g2）で、導電膜（g1）を覆っている。

【0178】《表示装置全体等価回路》図10は、表示マトリクス部（AR）の等価回路とその周辺回路の結線図を示す図である。

【0179】なお、図10は、回路図ではあるが、実際の幾何学的配置に対応して描かれている。

【0180】図10において、ARは、複数の画素を二次元状に配列した表示マトリクス部（マトリクス・アレイ）を示している。

【0181】図10中、PXは画素電極であり、添字G、BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。

【0182】走査信号線（GL）のy0、…、yendは走査タイミングの順序を示している。

【0183】走査信号線（GL）は垂直走査回路（V）に接続されており、映像信号線（DL）は映像信号駆動回路（H）に接続されている。

【0184】回路（SUP）は、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト（上位演算処理装置）からのCRT（陰極線管）用の情報を（TFT）液晶表示装置用の情報に交換する回路を含む回路である。

【0185】《駆動方法》図11は、本発明の実施の形態の液晶表示装置における駆動時の駆動波形を示す図であり、図11（a）、図11（b）は、それぞれ、（i-1）番目、（i）番目の走査信号線（GL）に印加されるゲート電圧（走査信号電圧）（VG）を示している。

【0186】また、図11（c）は、映像信号線（DL）に印加される映像信号電圧（VD）を示し、図11（d）は、対向電極（CT）に印加される対向電圧（Vcom）を示している。

【0187】さらに、図11（e）は、（i）行、（j）列の画素における画素電極（PX）に印加される画素電極電圧（Vs）を示し、図11（f）は、（i）行、（j）列の画素の液晶層（LC）に印加される電圧（VLC）を示している。

【0188】本発明の実施の形態の液晶表示装置の駆動方法においては、図11（d）に示すように、対向電極（CT）に印加する対向電圧（Vcom）を、VCHとVCLの2値の交流矩型波にし、それに同期させてゲート電極（GT）に印加するゲート電圧（VG）の非選択電圧

を1走査期間ごとに、VGLHとVGLLの2値で変化させる。

【0189】この場合に、対向電圧(Vcom)の振幅値と、ゲート電圧(VG)の非選択電圧の振幅値とは同一にする。

【0190】映像信号線(DL)に印加される映像信号電圧(VD)は、液晶層(LC)に印加したい電圧から、対向電圧(VC)の振幅の1/2を差し引いた電圧(VSIG)である。

【0191】対向電極(CT)に印加する対向電圧(Vcom)は直流でもよいが、交流化することで映像信号電圧(VD)の最大振幅を低減でき、映像信号駆動回路(信号側ドライバ)に耐圧の低いものを用いることが可能になる。

【0192】**【蓄積容量(Cstg)の働き】**蓄積容量(Cstg)は、画素に書き込まれた(薄膜トランジスタ(TFT)がオフした後の)映像情報を、長く蓄積するために設ける。

【0193】本発明の実施の形態のように、電界を基板面と平行に印加する方式では、電界を基板面に垂直に印加する方式と異なり、画素電極(PX)と対向電極(CT)とで構成される容量(いわゆる液晶容量(Cpix))がほとんど無いため、蓄積容量(Cstg)がないと映像情報を画素に蓄積することができない。

【0194】したがって、電界を基板面と平行に印加する方式では、蓄積容量(Cstg)は必須の構成要素である。

【0195】また、蓄積容量(Cstg)は、薄膜トランジスタ(TFT)がスイッチングするとき、画素電極電位(Vs)に対するゲート電位変化(ΔVG)の影響を低減するようにも働く。

【0196】この様子を式で表すと、次のようになる。

【0197】

$$【数1】 \Delta Vs = \{ Cgs / (Cgs + Cstg + Cpix) \} \times \Delta VG$$

ここで、Cgsは薄膜トランジスタ(TFT)のゲート電極(GT)とソース電極(SD1)との間に形成される寄生容量、Cpixは画素電極(PX)と対向電極(CT)との間に形成される容量、 ΔVs は ΔVG による画素電極電位の変化分いわゆるフィードスルー電圧を表わす。

【0198】この変化分(ΔVs)は、液晶層(LC)に加わる直流成分の原因となるが、保持容量(Cstg)を大きくすればする程、その値を小さくすることができる。

【0199】液晶層(LC)に印加される直流成分の低減は、液晶層(LC)の寿命を向上し、液晶表示画面の切り替え時に前の画像が残るいわゆる焼き付きを低減することができる。

【0200】前述したように、ゲート電極(GT)は、

i型半導体層(AS)を完全に覆うよう大きくされている分、ソース電極(SD1)、ドレイン電極(SD2)とのオーバラップ面積が増え、従って寄生容量(Cgs)が大きくなり、画素電極電位(Vs)は、ゲート電圧(走査信号電圧)(VG)の影響を受け易くなるという逆効果が生じる。

【0201】しかし、蓄積容量(Cstg)を設けることによりこのデメリットも解消することができる。

【0202】**【製造方法】**つぎに、前記した液晶表示装置の下部透明ガラス基板(SUB1)側の製造方法について図12～図14を参照して説明する。

【0203】なお、図12～図14において、中央の文字は工程名の略称であり、左側は図3に示す薄膜トランジスタ(TFT)部分、右側は図7に示すゲート端子付近の断面形状でみた加工の流れを示す。

【0204】工程B、工程Dを除き、工程A～工程Iは各写真処理に対応して区分けしたもので、各工程のいずれの断面図も写真処理後の加工が終わりフォトレジストを除去した段階を示している。

【0205】なお、以下の説明においては、写真処理とは、フォトレジストの塗布からマスクを使用した選択露光を経てそれを現像するまでの一連の作業を示すものとし、繰返しの説明は避ける。

【0206】以下区分けした工程に従って、説明する。

【0207】(工程A、図12)ガラスからなる下部透明ガラス基板(SUB1)上に、膜厚が3000オングストロームのアルミニウム(A1)～パラジウム(Pd)、アルミニウム(A1)～シリコン(Si)、アルミニウム(A1)～タンタル(Ta)、アルミニウム(A1)～チタン(Ti)～タンタル(Ta)等からなる導電膜(g1)をスパッタリングにより形成する。

【0208】写真処理後、リン酸と硝酸と氷酢酸と水との混酸液で導電膜(g1)を選択的にエッチングする。

【0209】それによって、ゲート電極(GT)、走査信号線(GL)、対向電極(CT)、対向電圧信号線(CL)、電極(PL1)、ゲート端子(GTM)、共通バスライン(CB)の第1導電膜、対向電極端子(CTM)の第1導電膜、ゲート端子(GTM)を接続する陽極酸化バスライン(SHg) (図示せず) および陽極酸化バスライン(SHg)に接続された陽極酸化パッド(図示せず)を形成する。

【0210】(工程B、図12)直接描画による陽極酸化マスク(AO)の形成後、3%酒石酸をアンモニアによりPH6.25±0.05に調整した溶液をエチレングリコール液で1:9に稀釀した液からなる陽極酸化液中に下部透明ガラス基板(SUB1)を浸漬し、化成電流密度が0.5mA/cm²になるように調整する(定電流化成)。

【0211】次に、所定膜厚のアルミニウム酸化膜(AOF)が得られるのに必要な化成電圧125Vに達する

まで陽極酸化を行う。

【0212】その後、この状態で数10分保持することが望ましい（定電圧化成）。

【0213】これは均一なアルミニウム酸化膜（AOF）を得る上で大事なことである。

【0214】それによって、導電膜（g1）が陽極酸化され、ゲート電極（GT）、走査信号線（GL）、対向電極（CT）、対向電圧信号線（CL）および電極（PL1）上に膜厚が1800オングストロームの陽極酸化膜（AOF）が形成される。

【0215】（工程C、図12）膜厚が1400オングストロームのITO膜からなる透明導電膜（g2）をスパッタリングにより形成する。

【0216】写真処理後、エッティング液として、塩酸と硝酸との混酸液で透明導電膜（g2）を選択的にエッティングすることにより、ゲート端子（GTM）の最上層、ドレイン端子（DTM）および対向電極端子（CTM）の第2導電膜を形成する。

【0217】（工程D、図13）プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が2200オングストロームの窒化シリコン膜（SiNx）を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000オングストロームのi型非晶質シリコン（Si）膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が300オングストロームのN（+）型非晶質シリコン（Si）膜を設ける。

【0218】（工程E、図13）写真処理後、ドライエッティングガスとして四塩化炭素（CC14）、六弗化硫黄（SF6）を使用してN（+）型非晶質シリコン（Si）膜、i型非晶質シリコン（Si）膜を選択的にエッティングすることにより、i型半導体層（AS）の島を形成する。

【0219】（工程F、図13）写真処理後、ドライエッティングガスとして六弗化硫黄（SF6）を使用して、窒化シリコン膜を選択的にエッティングする。

【0220】（工程G、図14）膜厚が600オングストロームのクロム（Cr）からなる導電膜（d1）をスパッタリングにより設け、さらに膜厚が4000オングストロームのアルミニウム（Al）－タンタル（Ta）、アルミニウム（Al）－チタン（Ti）－タンタル（Ta）等からなる導電膜（d2）をスパッタリングにより設ける。

【0221】写真処理後、導電膜（d2）を、リン酸と硝酸と水酢酸と水からなる混酸液でエッティングし、導電膜（d1）を硝酸第2セリウムアンモニウム液でエッティングし、映像信号線（DL）、ソース電極（SD1）、ドレイン電極（SD2）、画素電極（PX）、電極（PL2）、共通バスライン（CB）の第2導電膜、第3導電膜およびドレイン端子（DTM）を短絡するバスライン

（SHd）（図示せず）を形成する。

【0222】なお、本発明の実施の形態で用いているレジスト材は、東京応化製半導体用レジストOFPR800（商品名）を用いた。

【0223】つぎに、ドライエッティング装置に四塩化炭素（CC14）、六弗化硫黄（SF6）を導入して、N（+）型非晶質シリコン（Si）膜をエッティングすることにより、ソースとドレイン間のN（+）型半導体層（AS）を選択的に除去する。

【0224】（工程H、図14）プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が1μmの窒化シリコン膜を設ける。

【0225】写真処理後、ドライエッティングガスとして六弗化硫黄（SF6）を使用した写真蝕刻技術で窒化シリコン膜を選択的にエッティングすることによって、保護膜（PSV）を形成する。

【0226】《表示パネル（PNL）と駆動回路基板PCB1》図15は、図5等に示す表示パネル（PNL）に映像信号駆動回路（H）と垂直走査回路（V）を接続した状態を示す平面図である。

【0227】図15において、CH1は表示パネル（PNL）を駆動させる駆動ICチップであり、図15に示す下側の5個は垂直走査回路側の駆動ICチップ、左の10個は映像信号駆動回路側の駆動ICチップである。

【0228】TCPは図16、図17で後述するように駆動用ICチップ（CH1）がテープ・オートメイティド・ボンディング法（TAB）により実装されたテープキャリアパッケージ、PCB1は前記テープキャリアパッケージ（TCP）やコンデンサ等が実装された駆動回路基板で、映像信号駆動回路用と走査信号駆動回路用の2つに分割されている。

【0229】FGPはフレームグランドパッドであり、シールドケース（SHD）に切り込んで設けられたバネ状の破片が半田付けされる。

【0230】FCは下側の駆動回路基板（PCB1）と左側の駆動回路基板（PCB1）を電気的に接続するフラットケーブルである。

【0231】フラットケーブル（FC）としては、複数のリード線（りん青銅の素材にスズ（Sn）鍍金を施したもの）をストライプ状のポリエチレン層とポリビニルアルコール層とでサンドイッチして支持したものを使用する。

【0232】《TCPの接続構造》図16は、走査信号駆動回路（V）や映像信号駆動回路（H）を構成する、集積回路チップ（CH1）がフレキシブル配線基板に搭載されたテープキャリアパッケージ（TCP）の断面構造を示す断面図であり、図17は、それを液晶表示パネル（PNL）に接続した状態（図16では、走査信号回路用端子（GTM）に接続した状態）を示す要部断面図である。

【0233】図16において、TTBは集積回路（CH1）の入力端子・配線部であり、TTMは集積回路（CH1）の出力端子・配線部であり、端子（TTB、TTM）は、例えば、銅（Cu）から成り、それぞれの内側の先端部（通称インナーリード）には、集積回路（CH1）のボンディングパッド（PAD）がいわゆるフェースダウンボンディング法により接続される。

【0234】端子（TTB、TTM）の外側の先端部（通称アウターリード）には、それぞれ半導体集積回路チップ（CH1）の入力及び出力に対応し、半田付け等によりCRT TFT変換回路・電源回路（SUP）、あるいは、異方性導電膜（ACF）によって液晶表示パネル（PNL）が接続される。

【0235】パッケージ（TCP）は、その先端部が、パネル（PNL）側の接続端子（GTM）が露出される保護膜（PSV）を覆うようにパネルに接続されており、従って、外部接続端子（GTM）（またはDTM）は、保護膜（PSV）かパッケージ（TCP）の少なくとも一方で覆われるので電触に対して強くなる。

【0236】B11はポリイミド等からなるベースフィルムであり、SRSは半田付けの際半田が余計なところへつかないようにマスクするためのソルダレジスト膜である。

【0237】シールパターン（SL）の外側の上下ガラス基板の隙間は洗浄後エポキシ樹脂（EPX）等により保護され、パッケージ（TCP）と上部基板（SUB2）の間には更にシリコーン樹脂（SIL）が充填され保護が多重化されている。

【0238】駆動回路基板（PCB2）駆動回路基板（PCB2）は、IC、コンデンサ、抵抗等の電子部品が搭載されている。

【0239】この駆動回路基板（PCB2）には、1つの電圧源から複数の分岐した安定化された電圧源を得るための電源回路や、ホスト（上位演算処理装置）からのCRT（陰極線管）用の情報を（TFT）液晶表示装置用の情報に変換する回路を含む回路（SUP）が搭載されている。

【0240】CJは外部と接続される図示しないコネクタが接続されるコネクタ接続部である。

【0241】駆動回路基板（PCB1）と駆動回路基板（PCB2）とはフラットケーブル（FC）により電気的に接続されている。

【0242】《液晶表示モジュール（MDL）の全体構成》図18は、液晶表示モジュール（MDL）の各構成部品を示す分解斜視図である。

【0243】SIIは金属板から成る枠状のシールドケース（メタルフレーム）、LCWその表示窓、PNLは液晶表示パネル、SPBは光拡散板、LCBは導光体、RMは反射板、BLはバックライト蛍光管、LCAはバックライトケースであり、図に示すような上下の配置関

係で各部材が積み重ねられてモジュールMDLが組み立てられる。

【0244】モジュール（MDL）は、シールドケース（SHD）に設けられた爪とフックによって全体が固定されるようになっている。

【0245】バックライトケース（LCA）は、バックライト蛍光管（BL）、光拡散板（SPB）、導光体（LCB）、反射板（RM）を収納する形状になっており、導光体（LCB）の側面に配置されたバックライト蛍光管（BL）の光を、導光体（LCB）、反射板（RM）、光拡散板（SPB）により表示面で一様なバックライトにし、液晶表示パネル（PNL）側に出射する。

【0246】バックライト蛍光管（BL）にはインバータ回路基板（PCB3）が接続されており、バックライト蛍光管（BL）の電源となっている。

【0247】《液晶層および偏光板の構成》次に、本発明の特徴である液晶層、配向膜、偏光板等について説明する。

【0248】《液晶層》液晶層（LC）の液晶材料としては、誘電率異方性（ $\Delta \epsilon$ ）が正で、その値が1.3、2、屈折率異方性（ Δn ）が0.081（589nm、20°C）のネマティック液晶を用いる。

【0249】液晶層の厚み（ギャップ）は、3.9μmとし、リターデーション（ $\Delta n \cdot d$ ）は0.316とする。

【0250】このリターデーション（ $\Delta n \cdot d$ ）の値は、バックライト光の波長特性のはば平均の波長の1/2となる様に設定され、バックライト光の波長特性との組み合わせにより、液晶層の透過光が色調が白色（C光源、色度座標x=0.3101、y=0.3163）となる様に設定する。

【0251】偏光板の偏光透過軸と液晶分子の長軸方向のなす角が45°になるとき最大透過率を得ることができ、可視光の範囲ないで波長依存性がほとんどない透過光を得ることができる。

【0252】なお、液晶層の厚み（ギャップ）は、ポリマビーズで制御している。

【0253】また、液晶層（LC）の液晶材料は、特に限定したものではなく、誘電率異方性 $\Delta \epsilon$ は負でもよい。

【0254】さらに、誘電率異方性（ $\Delta \epsilon$ ）は、その値が大きいほうが、駆動電圧が低減でき、また、屈折率異方性（ Δn ）は小さいほうが、液晶層の厚み（ギャップ）を厚くでき、液晶の封入時間が短縮され、かつギャップばらつきを少なくすることができる。

【0255】《初期配向方向》配向膜OR1としては、ポリイミドを用いる。

【0256】本発明の実施の形態では、上部透明ガラス基板（SUB2）側の上部配向膜（OR12）と、下部透明ガラス基板（SUB1）側の下部配向膜（OR1

1)との両方に、ラビング処理を施すことにより、液晶分子の初期配向方向（ ϕLC_1 、 ϕLC_2 ）を制御し、各画素毎に（ ϕLC_1 、 ϕLC_2 ）の2方向にラビングが行われるようにしている。

【0257】図1にラビング領域の分割のようすを示しており、図1に示す領域501と領域502は、それぞれ異なるラビング方向（RDR1、RDR2）にラビングされる。

【0258】図19は、本発明の実施の形態における下部配向膜（OR11）のラビング処理方法を示す図である。

【0259】図19に示すように、1画素内で液晶層（LC）の液晶分子に2方向の初期配向方向を付与するために、下部配向膜（OR11）をRDR1方向に全面にラビングし、その後ホトレジストプロセスで、レジスト材（RES）を形成しマスキングして、RDR2方向に再度ラビングする。

【0260】これにより、レジスト材（RES）でマスクされていない部分は、RDR2方向にラビングし直される。

【0261】その後レジスト材（RES）を剥離することで、2方向のラビング処理を施すことができる。

【0262】前透明ガラス基板（SUB1、SUB2）のラビング方向が平行配向になるようにそれぞれの方向に、上部配向膜（OR12）にも図19のプロセスでラビング処理を施す。

【0263】図22は、本発明の実施の形態における印加電界方向（EDR）、ラビング方向（RDR1、RDR2）、偏光透過軸（MAX1、MAX2）の関係を示す図である。

【0264】図22において、 ϕLC_1 及び ϕLC_2 はそれぞれ領域501と502での印加電界方向（EDR）とラビング方向（RDR1、RDR2）のなす角度を示している。

【0265】本発明の実施の形態では、 ϕLC_1 を75度、 ϕLC_2 を105度とした。

【0266】なお、ラビング方向（RDR1、RDR2）と印加電界方向（EDR）とのなす角度は、液晶材料の誘電率異方性 $\Delta \epsilon$ が正であれば、45度以上90度未満または、90度を超えて135度以下、誘電率異方性 $\Delta \epsilon$ が負であれば、液晶分子が電界方向に直交する方向に回転するので、0度を超えて45度以下または145度以上180度未満でなければならない。

【0267】したがって、本発明の実施の形態で、誘電率異方性 $\Delta \epsilon$ が負の液晶の場合は、 ϕLC_1 が165度（-15度）、 ϕLC_2 が15度にする。

【0268】《偏光板》図22に示すように、偏光板（POL1）としては、下側の偏光板（POL1）の偏光透過軸（MAX1）と印加電界方向（EDR）となす角 $\phi P1 = 90^\circ$ とし、上側の偏光板（POL2）の偏光

透過軸（MAX2）を、それに直交、即ち $\phi P2 = 0^\circ$ （ 180° ）に設定する。

【0269】これにより、領域501、502において、本発明の実施の形態の画素に印加される電圧（画素電極PXと対向電極CTの間の電圧）を増加させるに伴い、透過率が上昇するノーマリクローズ特性を得ることができる。

【0270】【比較例1】本比較例の液晶表示装置は、 $\phi LC_1 = \phi LC = 75$ 度の1方向のみであり、 $\phi P1 = \phi LC_1 = \phi LC = 75^\circ$ 、 $\phi P2 = \phi P1 \pm 90^\circ = 165^\circ$ （-15度）であることを除けば、発明の実施の形態1と同一である。

【0271】図20は、本発明の実施の形態の液晶表示装置、および、比較例の液晶表示装置を駆動した際の、白色表示色調の角度依存特性を示すグラフである。

【0272】図20（a）は比較例の場合であり、図20（b）は本発明の実施の形態の場合である。

【0273】x座標、y座標はそれぞれCIE1931 XY座標系にもとづく色度座標である。

【0274】本図中にはX座標、y座標それぞれ4本の曲線が引かれている。

【0275】これは、図23に定義した視角での4方向での測定値であり、その4方向は $\theta = 0$ 度、40度、90度、150度である。また θ はパネル周方向の角度を示し、 ϕ はパネル垂直方向からの角度をそれぞれ示す。

【0276】図20（a）に示す比較例の結果では、白色色調が視角により大きく異なることが分かる。

【0277】一方、図20（b）に示す本発明の実施の形態では、白色色調はほとんど変化していない。

【0278】これは、2つのラビング領域での液晶分子の回転角度は、電界印加方向の法線方向（90度）に対し、対称となるため、互いに着色を打ち消し合う効果があり、白色色調が一定である角度範囲をさらに拡大することができるためである。

【0279】したがって、本発明の実施の形態によれば、全周方向で ϕ が50度までの範囲で完全な色調不变を実現できることが分かる。

【0280】これを、半球状のグラフに示したのが、図21である。

【0281】図21（a）は比較例の場合であり、図21（b）は本発明の実施の形態の場合であり、共に白色色調の分布を示す。

【0282】なお、図21中に、色調ずれ1階調という表示があるが、これは、色調のずれを判定する便宜的尺度として本発明の実施の形態では用いており、白色色調のX、Y座標が正面白色色調から+0.02以上ずれた場合を色調ずれ1階調（黄変）、-0.02以上ずれた場合を色調ずれ1階調（青変）として定義している。

【0283】比較例では、150度をほぼ中心とする方向で白色が青みを帯び、また45度をほぼ中心とする方

向で黄みを帯びてしまい、白色の色調に視角方向依存性が生じてしまった。

【0284】一方、本発明の実施の形態では、全方位に渡りの50度までの範囲では完全に白色色調が均一化でき、視角方向に対する均一性を向上できる。

【0285】また、非階調反転領域は、特性が平均化されて、全方位で非階調反転領域が平均化され、特定の方位で、特性が落ちるという問題が解決される。

【0286】これは、コントラスト比の視角依存性についても同様である。

【0287】比較例では、図20(a)及び図21(a)に示すように、白色色調に方向依存性が生じ、また、階調反転に弱い方位も存在する。

【0288】以上、説明したように、本発明の実施の形態では、色調、階調反転、コントラスト比の視角方向に対する均一性を向上でき、ブラウン管により近い広視野角の液晶表示装置を得ることができる。

【0289】【発明の実施の形態2】本発明の実施の形態では、 $\phi LC1$ 、 $\phi LC2$ 、 $\phi P1$ 、 $\phi P2$ を除けば、前記発明の実施の形態1と同一である。

【0290】本発明の実施の形態では、 $\phi LC1 = 8.5^\circ$ 、 $\phi LC2 = 92.5^\circ$ とし、また、 $\phi P1 = 90^\circ$ 、 $\phi P2 = 0^\circ$ に設定する。

【0291】前記発明の実施の形態1と同様に、これにより、2つのラビング領域での液晶分子の回転角度は、電界印加方向の法線方向に対し、対称となるため、互いに着色を打ち消し合う効果がさらに増大し、白色色調が一定である角度範囲をさらに拡大することができる。

【0292】また、同様に階調反転、コントラスト比についても全方位でより均一に平均化できる。

【0293】さらに、前記発明の実施の形態1では、 $\phi LC1$ 、 $\phi LC2$ と $\phi P1$ の成す角度は15度もあったため、電圧無印加時で黒レベルが十分に沈まず、コントラスト比が4に低下するという問題が生じた。

【0294】これに対し、本発明の実施の形態の構成では、 $\phi LC1$ および $\phi LC2$ と ϕP の成す角を 0° に近くできたため、電圧無印加時の黒レベルが十分に沈み込み、コントラスト比を改善することができ、本発明の実施の形態では100を達成できた。

【0295】以上、説明したように、本発明の実施の形態では、前記発明の実施の形態1の効果に加え、コントラスト比100以上と大幅なコントラスト比の向上させることが可能となる。

【0296】視覚的にコントラスト比が100未満であると、コントラスト比の低下にともない画質の劣化を感じるが、100以上ではコントラスト比が向上しても画質の向上を認識し難い。

【0297】したがって、コントラスト比100を超えることは、画質上重要な境界である。

【0298】本発明の実施の形態では、 $\phi LC1 = 8$

8.5度、 $\phi LC2 = 92.5^\circ$ としたが、それより 90° に近ければ、さらにコントラスト比を向上させることができる。

【0299】また、本発明の実施の形態で、誘電率異方性 $\Delta \epsilon$ が負の液晶の場合は、 $\phi LC1$ が 177.5° （ -2.5° ）、 $\phi LC2$ が 2.5° にする。

【0300】【発明の実施の形態3】本発明の実施の形態では、 $\phi P1$ 、 $\phi P2$ を除けば、前記発明の実施の形態1と同一である。

【0301】本発明の実施の形態では、 $\phi LC1 = 45^\circ$ 、 $\phi LC2 = 135^\circ$ とし、かつ $\phi P1 = 90^\circ$ 、 $\phi P2 = 0^\circ$ とした。

【0302】これにより、2つのラビング方向 $\phi LC1$ 及び $\phi LC2$ は、いずれも一方の偏向板と 45° の角度をなし、電圧無印加時に最大透過率を示す。

【0303】また、電圧印加時には、それぞれの領域の液晶分子の長軸（光軸）は印加電圧方向に 45° 、 -45° 回転し、 $\phi P2$ と一致し黒表示を得る。

【0304】即ち、電圧印加に伴って、透過率が減少するノーマリホワイトの特性を得ることができる。

【0305】本発明の実施の形態では、ノーマリホワイトの特性でも、印加電界方向（EDR）に最終的に電極間の全て領域の液晶分子が整列し、液晶分子の光軸が一方の偏光板の偏光透過率と完全に一致させることができると、良好な黒レベルの表示が行え、コントラスト比が前記発明の実施の形態2と同レベルまたはそれ以上になる。

【0306】この結果、本発明の実施の形態では、コントラスト比が前記発明の実施の形態2の同等の120を得ることができた。

【0307】また、本発明の実施の形態では、電界印加時に液晶分子の配列が1方向（ 0° ）の方向にそろうため、着色の問題が生じるが、光をほとんど透過しない黒レベルの着色であるため、ほとんど着色を感じることはない。

【0308】以上、説明したように、本発明の実施の形態では、ノーマリホワイトの特性で、前記発明の実施の形態2と同等の効果を得ることができる。

【0309】また、本発明の実施の形態では、電圧無印加時に白表示を行うため、電極間領域で一様な透過率を得ることができるため、より明るい白表示を行うことができる。

【0310】【発明の実施の形態4】本発明の実施の形態では、以下の構成を除けば前記発明の実施の形態3と同一である。

【0311】図24は、本発明の他の発明の実施の形態（発明の実施の形態4）であるアクティブマトリクス方式のカラー液晶表示装置の一画素とその周辺を示す平面図である。

【0312】本発明の実施の形態は、ラビング方向の異

なる2つの領域の配向の仕方のみが図1と相違する。

【0313】図1に示すように、ラビングの境界を設けた場合、境界付近で配向不良領域（ドメイン）が発生するため、コントラスト比の低下と画質の劣化を招く。

【0314】そこで、本発明の実施の形態では、ラビング方向の異なる2つの領域S01とS02の境界を、画素電極上に設けた。

【0315】なお、ラビング方向の異なる2つの領域S01とS02の境界を、対向電極上に設けてもよい。

【0316】これにより、ドメインが発生する領域を表示には無関係な金属電極上とすることができたため、ドメインによる表示品質の劣化とコントラスト比の低下を防ぐことができた。

【0317】このため、本発明の実施の形態ではコントラスト比200と、さらに優れた表示品質を得ることができた。

【0318】以上、説明したように、本発明の実施の形態では、前記発明の実施の形態3の効果に加え、極めて広視野角で、色調の視角特性に優れ、200という高コントラスト比を行し、表示品質にも優れた極めて高画質の液晶表示装置を得ることができる。

【0319】また、本発明の実施の形態は、発明の実施の形態1または2と組み合わせることも可能であり、その組み合わせは、本発明の範疇である。

【0320】【発明の実施の形態5】本発明の実施の形態では、以下の構成を除けば発明の実施の形態1と同一である。

【0321】前記各発明の実施の形態では、上部配向膜（OR11）および下部配向膜（OR12）の両方に、ラビング処理を施すことにより、液晶分子の初期配向方向（φLC1、φLC2）を制御した。

【0322】しかし、ラビング処理を2回行うことは、どちらかの領域にはラビングされないようにマスクしなければならないため、マスク用のレジスト材の塗布やはく離などの工程が増え、スループットの低下や直材費の増加を招く。

【0323】したがって、本発明の実施の形態では、ラビング処理が上部配向膜（OR11、OR12）のいずれか一方で良いようにする。

【0324】本発明の実施の形態では、液晶層（LC）の液晶組成物に右旋回と左旋回のカイラル剤をほぼ50%の比率で混合させることにより、液晶分子に平行配向の規制力を与えるようにする。

【0325】これにより、片側の配向膜の配向方向が決まれば、もう一方の配向膜の配向方向もおのずと決まる。

【0326】したがって、一方の配向膜にのみラビング処理を行えば良く、マスク用のレジスト材の塗布やはく離などの工程が半分に低減でき、スループットの低下や直材費の増加を抑制できる。

【0327】また、本発明の実施の形態は、前記各発明の実施の形態に適用でき、それぞれの効果を再現できる。

【0328】以上、説明したように、本発明の実施の形態では、発明の実施の形態1の効果に加え、ラビング処理に要するレジスト材の塗布やはく離などの工程が半分に低減でき、スループットの低下や直材費の増加を抑制できる。

【0329】【発明の実施の形態6】本発明の実施の形態では、以下の構成を除けば前記発明の実施の形態1と同一である。

【0330】前記各発明の実施の形態では、上部配向膜（OR11）あるいは下部配向膜（OR12）のいずれか一方、または、両方にラビング処理を施すことにより、液晶分子の初期配向方向（φLC1、φLC2）を制御するようにしている。

【0331】しかし、ラビング処理を2回行うことは、どちらかの領域にはラビングされないようにマスクしなければならないため、マスク用のレジスト材の塗布やはく離などの工程が増え、スループットの低下や直材費の増加を招く。

【0332】したがって、本発明の実施の形態では、ラビング処理を不要にする。

【0333】図25は、本発明の実施の形態における配向膜（OR1）の配向方法を示す図である。

【0334】本発明の実施の形態では、偏光方向の異なる2つの偏光レーザー光（L1、L2）を、配向方向を変えたい2つの領域にそれぞれ照射する。

【0335】配向膜（OR1）として用いるポリイミド、ポリウレタン等は、その偏光方向にしたがって、液晶分子との界面規制力が変わるために、液晶分子はレーザーの偏光方向に初期配向する。

【0336】したがって、レジスト材を塗布しなくとも、1画素内の配向膜（OR1）に2方向の配向を行うことが可能である。

【0337】また、本発明の実施の形態は、前記各発明の実施の形態に適用でき、それぞれの効果を再現できる。

【0338】以上、説明したように、本発明の実施の形態では、発明の実施の形態1の効果に加え、ラビング処理に要するレジスト材の塗布やはく離などの工程が削減でき、スループットの低下や直材費の増加を招かない。

【0339】以上、本発明を発明の実施の形態に基づき具体的に説明したが、本発明は、前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更し得ることは言うまでもない。

【0340】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0341】(1) 本発明によれば、横電界方式を採用したアクティブマトリックス型液晶表示装置において、互いに色調のシフトを相殺して、白色色調の方位による依存性を大幅に低減することが可能となる。

【0342】さらに、階調反転しにくい液晶分子の短軸方向と、階調反転しやすい液晶分子の長軸方向との特性が平均され、階調反転に弱い方向での非階調反転視野角を拡大することが可能となる。

【0343】これにより、全方位における視野角の範囲を向上させ、かつ、階調の均一性および色調の均一性が全方位で平均化または拡大することが可能となる。

【0344】(2) 本発明によれば、極めて広視野角で、色調の視角特性に優れ、ブラウン管並の視野角を実現でき、高コントラスト比を有し、表示品質にも優れた極めて高画質の液晶表示装置を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明の一発明の実施の形態（発明の実施の形態1）であるアクティブマトリックス型カラー液晶表示装置の液晶表示部の一画素とその周辺を示す要部平面図である。

【図2】図1の3-3切断線における画素の断面図である。

【図3】図1の4-4切断線における薄膜トランジスタ素子TFTの断面図である。

【図4】図1の5-5切断線における蓄積容量Cstgの断面図である。

【図5】発明の実施の形態1の液晶表示装置における表示パネル（PNL）のマトリックス周辺部の構成を説明するための平面図である。

【図6】発明の実施の形態1の液晶表示装置における左側に走査信号端子、右側に外部接続端子のないパネル縁部分を示す断面図である。

【図7】発明の実施の形態1の液晶表示装置における表示マトリックス部（AR）の走査信号線（GL）からその外部接続端子であるゲート端子（GTM）までの接続構造を示す図である。

【図8】発明の実施の形態1の液晶表示装置における表示マトリックス部（AR）の映像信号線（DL）からその外部接続端子であるドレイン端子（DTM）までの接続を示す図である。

【図9】発明の実施の形態1の液晶表示装置における対向電圧信号線（CL）からその外部接続端子である対向電極端子（CTM）までの接続を示す図である。

【図10】発明の実施の形態1の液晶表示装置における表示マトリックス部（AR）の等化回路とその周辺回路を示す図である。

【図11】発明の実施の形態1の液晶表示装置における駆動時の駆動波形を示す図である。

【図12】発明の実施の形態1の液晶表示装置における下部透明ガラス基板（SUB1）側の工程A～Cの製造

工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図13】発明の実施の形態1の液晶表示装置における下部透明ガラス基板（SUB1）側の工程D～Fの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図14】発明の実施の形態1の液晶表示装置における下部透明ガラス基板（SUB1）側の工程G～Hの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図15】発明の実施の形態1における液晶表示パネル（PNL）に周辺の駆動回路を実装した状態を示す平面図である。

【図16】発明の実施の形態1の液晶表示装置における駆動回路を構成する集積回路チップ（CH1）がフレキシブル配線基板に搭載されたテープキャリアパッケージ（TCP）の断面構造を示す断面図である。

【図17】発明の実施の形態1の液晶表示装置におけるテープキャリアパッケージ（TCP）を液晶表示パネル（PNL）の走査信号回路用端子（GTM）に接続した状態を示す要部断面図である。

【図18】発明の実施の形態1の液晶表示装置における液晶表示モジュールの分解斜視図である。

【図19】発明の実施の形態1における下部配向膜（OR1）のラビング処理方法を示す図である。

【図20】発明の実施の形態1の液晶表示装置、および、比較例の液晶表示装置における、白色表示色調の角度依存特性を示すグラフである。

【図21】発明の実施の形態1の液晶表示装置、および、比較例の液晶表示装置における、視野方向による全方位の白色色調の均一領域を示すグラフである。

【図22】発明の実施の形態1における印加電界方向（EDR）、ラビング方向（RDR1、RDR2）、偏光透過率（MAX1、MAX2）の関係を示す図である。

【図23】発明の実施の形態1における視角の定義を示す図である。

【図24】本発明の他の発明の実施の形態（発明の実施の形態4）であるアクティブマトリックス型カラー液晶表示装置の液晶表示部の一画素とその周辺を示す要部平面図である。

【図25】発明の実施の形態6における配向膜（OR1）の配向方法を示す図である。

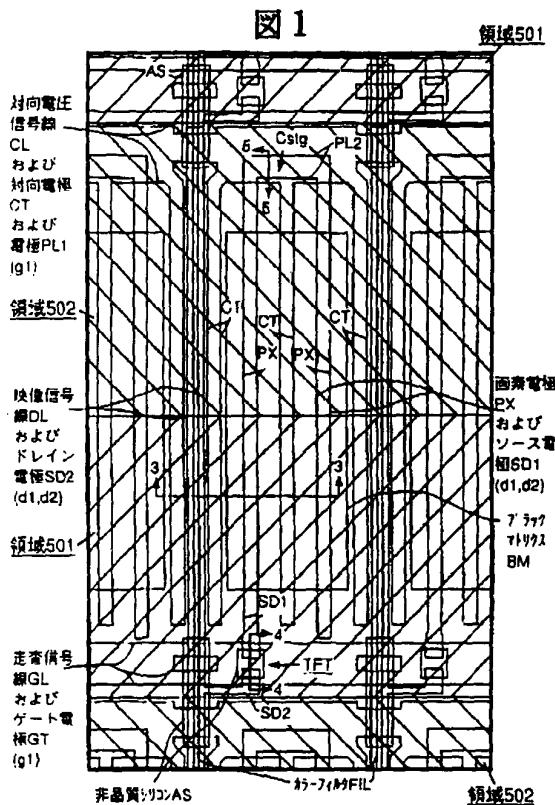
【符号の説明】

SUB…透明ガラス基板、GL…走査信号線、DL…映像信号線、CL…対向電圧信号線、PX…画素電極、CT…対向電極、GI…絶縁膜、GT…ゲート電極、AS…i型半導体層、SD…ソース電極またはドレイン電極、POL…偏光板、OR1…配向膜、OC…オーバーコート膜、PSV…保護膜、BM…遮光膜、FIL…カ

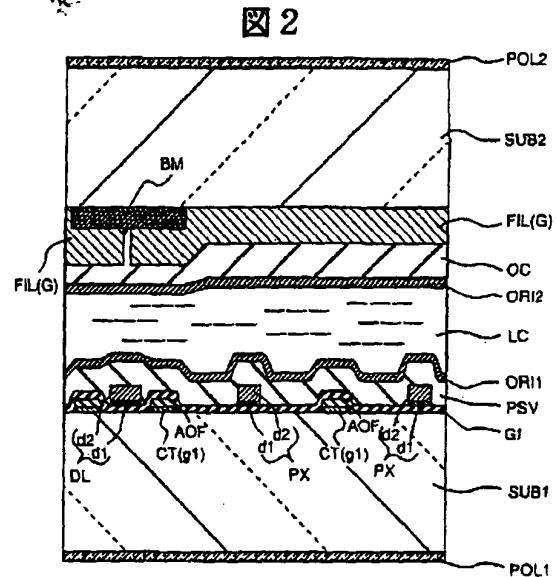
ラーフィルタ、L.C…液晶層、TFT…薄膜トランジスタ、g. d…導電膜、Cstg…蓄積容量、AOF…陽極酸化膜、AO…陽極酸化マスク、GTM…ゲート端子、DTM…ドレイン端子、CB…共通バスライン、CTM…対向電極端子、SHD…シールドケース、PNL

…液晶表示パネル、S P B …光拡散板、L C B …導光体、B L …バックライト蛍光管、L C A …バックライトケース、R M …反射板、R E S …レジスト材、M A S …ホトマスク、L …偏光レーザー光。

【 1】

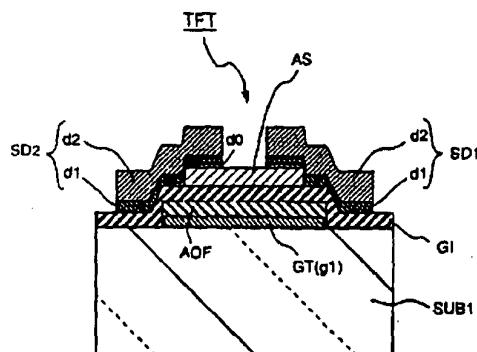


【图2】



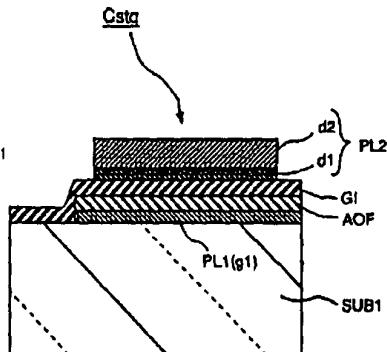
【図3】

图 3



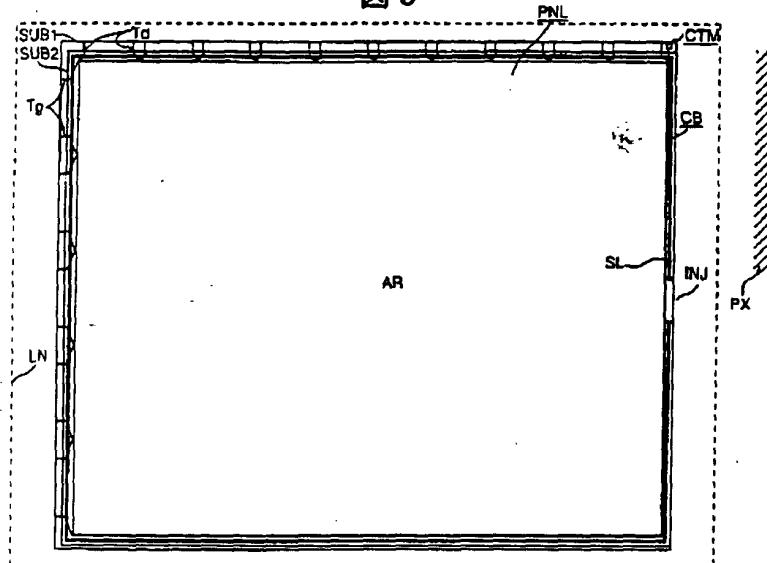
〔图4〕

四



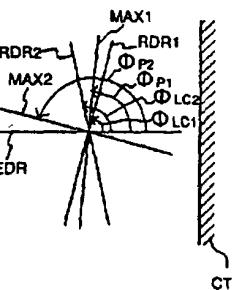
【図5】

図5



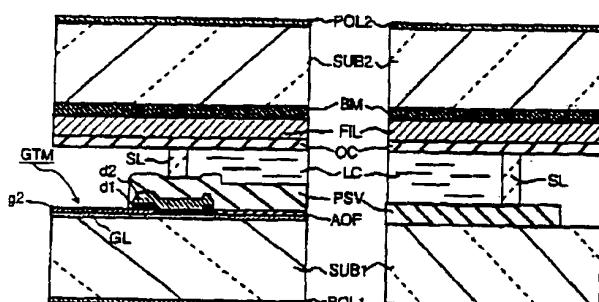
【図22】

図22



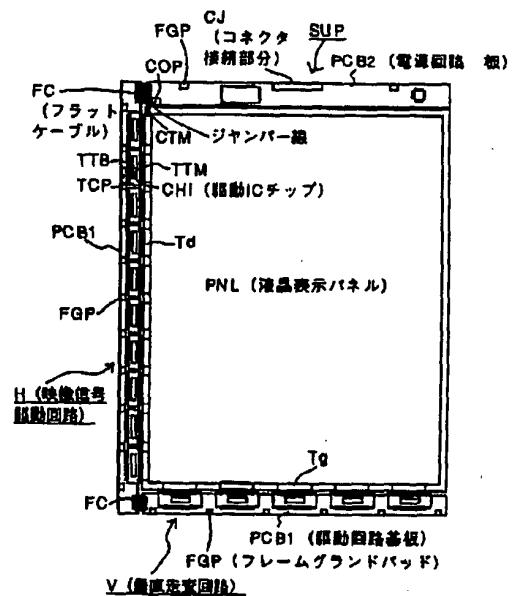
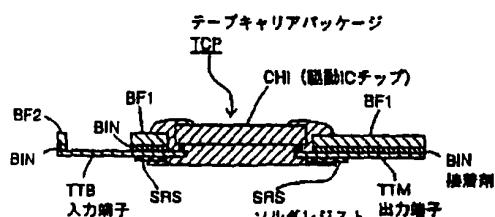
【図6】

図6



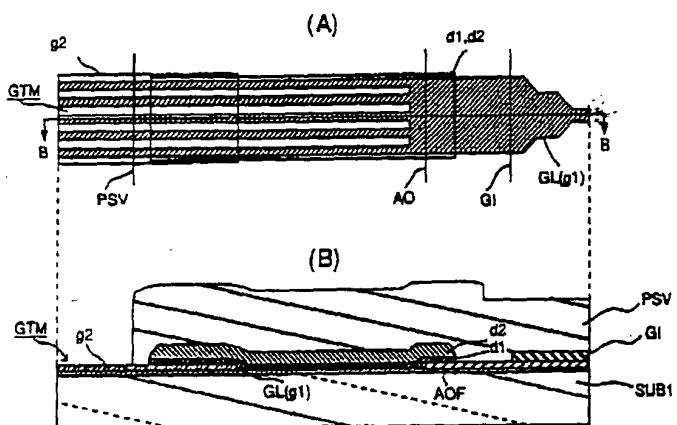
【図16】

図16



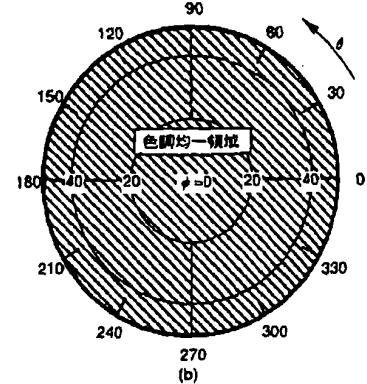
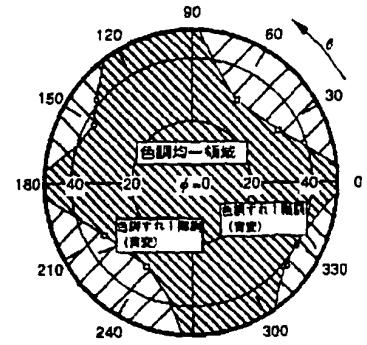
【図7】

図7

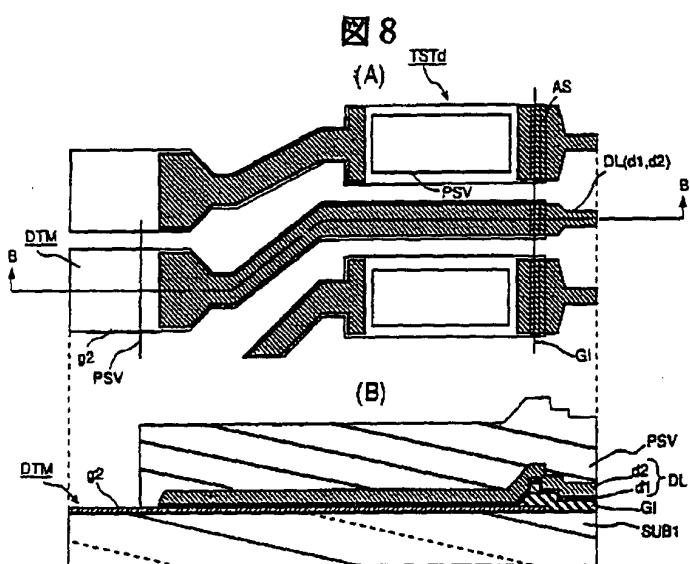


【図21】

図21

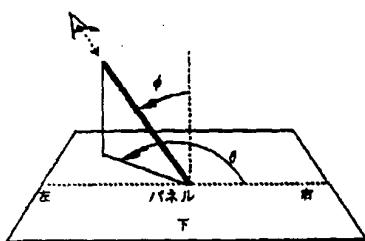


【図8】



【図23】

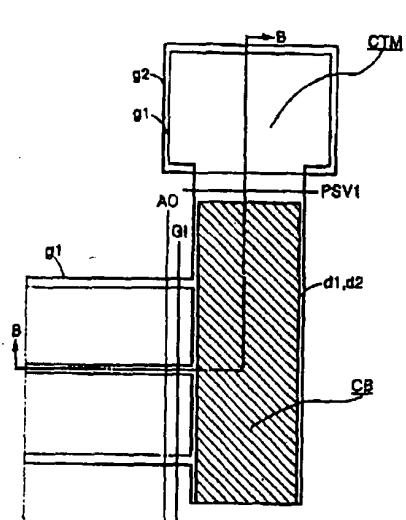
図23



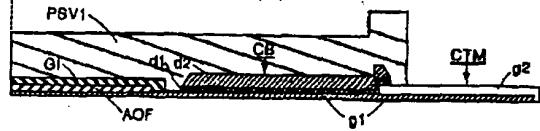
【図9】

図9

(A)

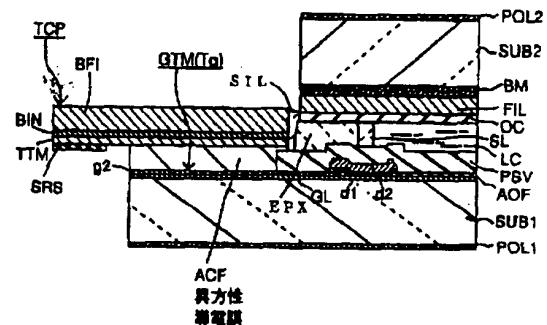


(B)



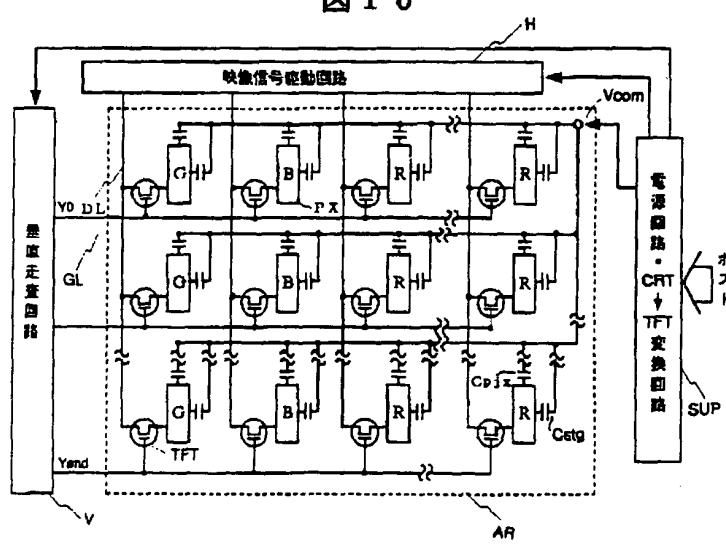
【図17】

図17

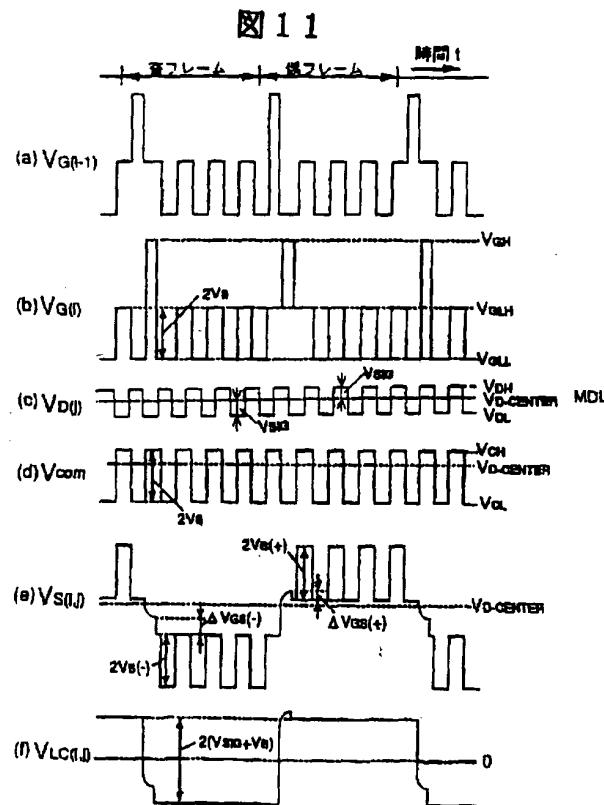


【図10】

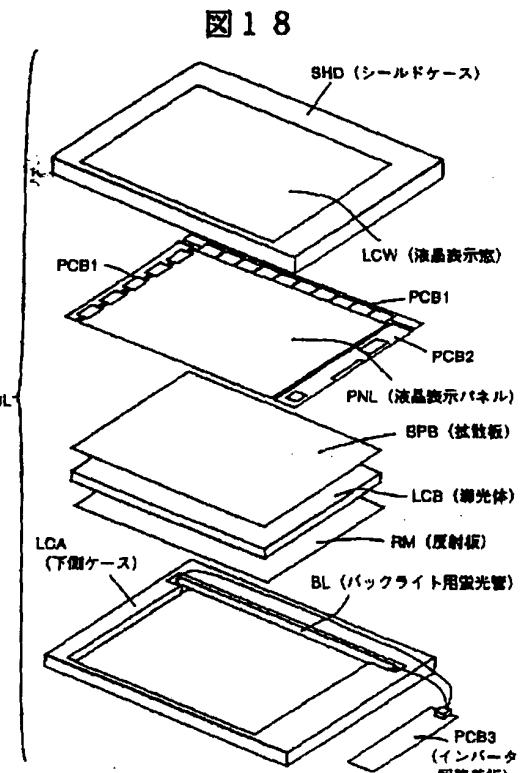
図10



【図11】

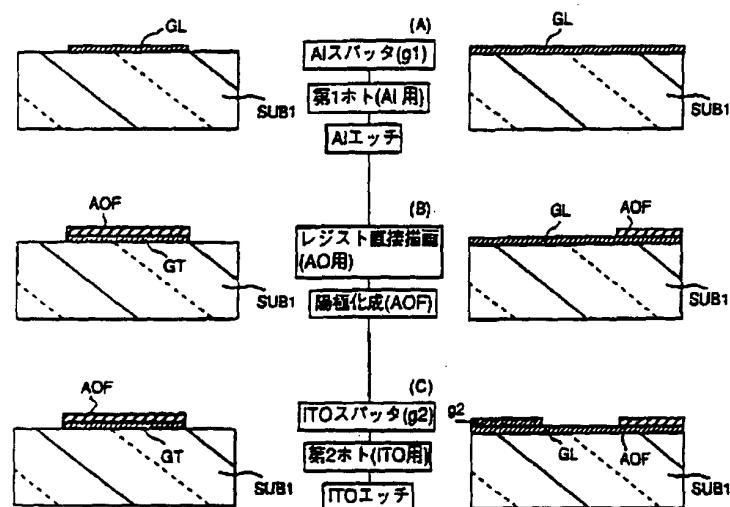


【図18】

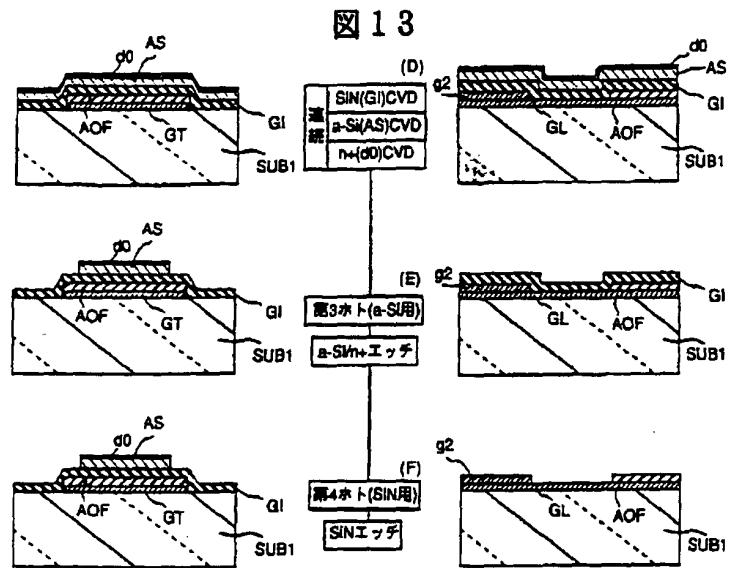


【図12】

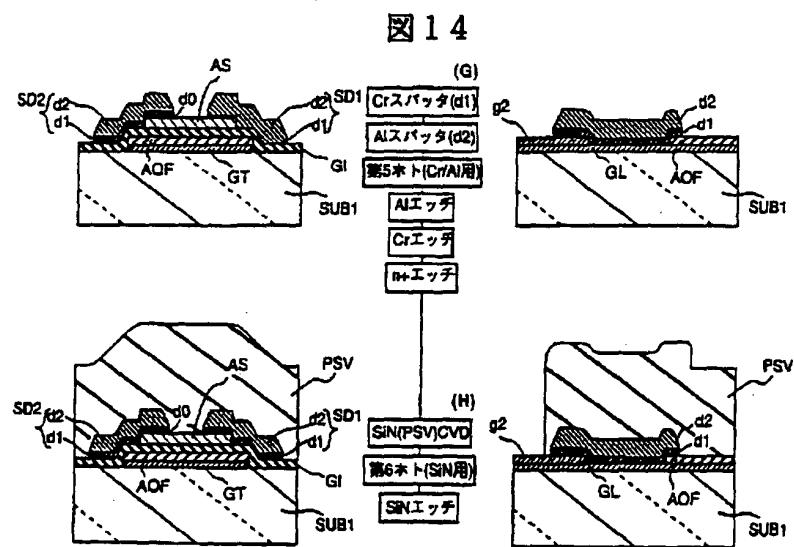
図12



【図13】

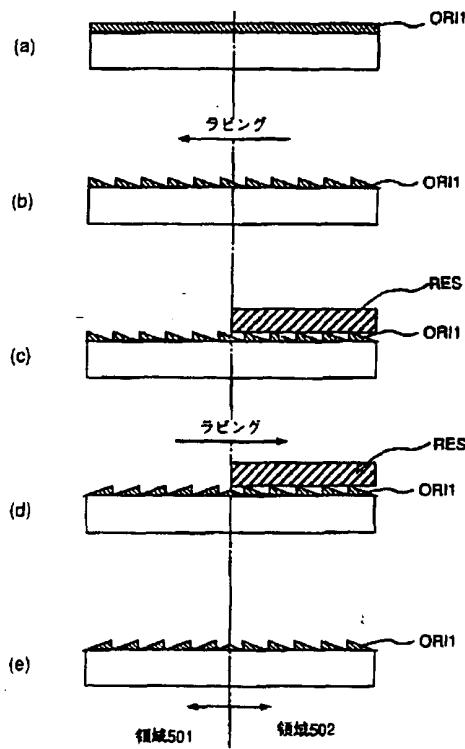


【図14】



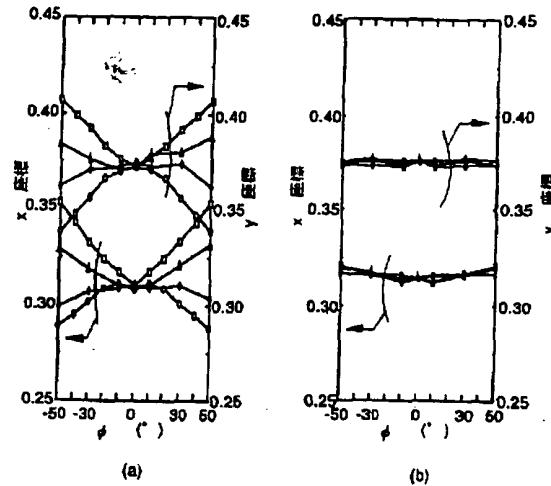
[图19]

图 19



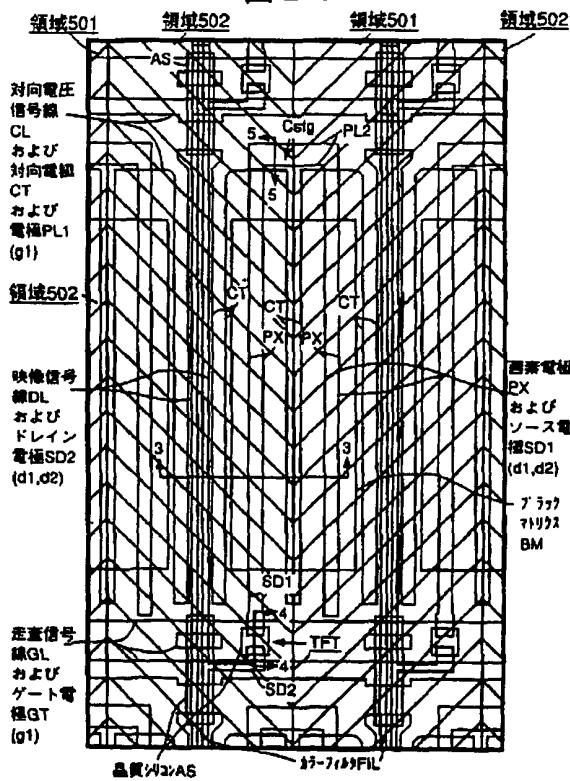
【图20】

图 20



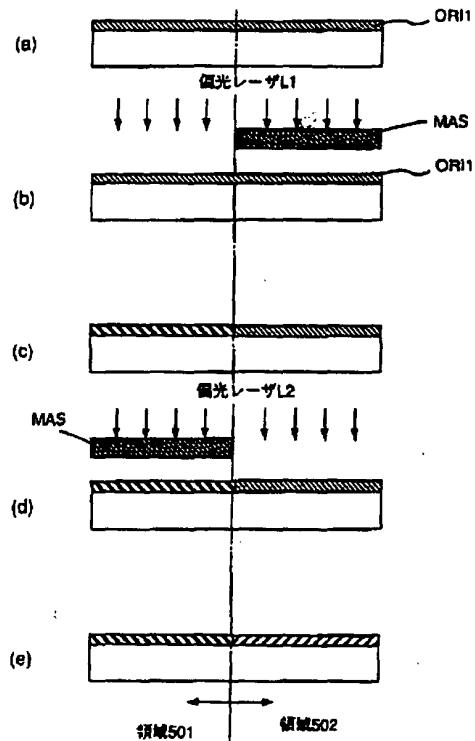
【四24】

图 24



【図25】

図25



フロントページの続き

(72)発明者 青沢 啓一郎
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 箭内 雅弘
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 小西 信武
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内